

# 基于概率门模型的近似电路可靠性评估<sup>\*</sup>

张友志 王真

(上海电力大学计算机科学与技术学院 上海 200090)

**摘要:**随着近似电路可用性增加,评估其可靠性变得十分必要。基于概率门模型(probabilistic gate model, PGM),提出了一种精确、高效的近似电路可靠性评估方法。该方法基于概率门模型将电路转换为概率多项式,并对引发相关性问题的扇出端门电路变量进行降阶操作,从而消除相关性对结果精确度的影响,面向输入向量进行有针对性的可靠性分析。经实验,该方法比蒙特卡洛方法快5个数量级,快于对比方法近50%,在中大型电路中以相当的速度保证了较高的精度。并且,基于所提出的方法使用遗传算法进行了近似电路可靠度界限的搜索,以便辅助设计者评测近似电路的可用性,并针对所研究的问题,对遗传算法进行了改进,实验结果表明,改进后的遗传算法具有更好的效果,在近似电路可靠度计算和可靠度界限搜索中有较好效果。

**关键词:**近似电路;可靠度评估;概率门模型;电路可接受输出

**中图分类号:** TP406      **文献标识码:** A      **国家标准学科分类代码:** 520.10

## Reliability evaluation of approximate arithmetic circuit based on probabilistic gate model

Zhang Youzhi Wang Zhen

(College of Computer Science and Technology, Shanghai University of Electric Power, Shanghai 200090, China)

**Abstract:** With the increased availability of approximate computing circuit approaches, evaluating their reliability becomes highly necessary. This paper proposes an accurate and efficient approximate circuit reliability assessment method based on the probabilistic gate model (PGM). This method conducts targeted reliability analysis on the input vector. Firstly, the circuit is transformed into a probabilistic polynomial using the probabilistic gate model. It reduces the circuit variables causing correlation issues at the fan-out end gates to eliminate such problems. The method evaluates the reliability of the approximate circuit by considering the impact of result accuracy. Experimental results demonstrate that this approach is significantly faster than the Monte Carlo method by five orders of magnitude and 50% faster than the other method. It ensures high accuracy at a comparable speed in large-scale circuits. Furthermore, a genetic algorithm is employed based on the proposed method to search for the reliability bounds of approximate circuits, assisting designers in evaluating the applicability of these circuits. In response to the issues addressed in this article, the genetic algorithm has been enhanced. Experiments results show that the improved genetic algorithm yields better results, demonstrating the effectiveness of the method proposed in this paper for approximate circuit reliability calculation and reliability boundary search.

**Keywords:** approximate circuits; reliability estimation; probabilistic gate model; circuit acceptable output

### 0 引言

随着集成电路设计技术的不断进步,特征尺寸已达到

物理极限<sup>[1]</sup>,同时计算机系统的总体能耗也以惊人的速度快速增长。预计在未来10年,全球数据中心管理的数据量将增长50倍,而处理器数量仅增长10倍<sup>[2]</sup>。一方面是

收稿日期:2023-10-12

<sup>\*</sup> 基金项目:上海市自然科学基金(20ZR1455900)、中国科学院计算技术研究所计算机体系结构国家重点实验室开放课题(CARCHA202005)项目资助

半导体制造工艺面临瓶颈,另一方面是急待处理的爆炸式增长的数据,因此仅仅靠芯片中晶体管密度的增加、功率的升高是难以解决未来计算行业的难题的。而解决这个难题很有希望的方法就是近似计算。由此设计的近似电路的核心思想就是在精确度与功耗和性能之间做权衡<sup>[3]</sup>。也就是以损失部分精度为代价,来降低系统功耗或者芯片复杂度,这恰好可以解决芯片发展的窘境。与此同时,很多传统应用和新兴应用都具备较好的差错容忍性,如音视频处理<sup>[4]</sup>、深度学习<sup>[5-6]</sup>、大数据分析<sup>[7]</sup>等应用,使得近似电路拥有广阔应用范围。

随着近似电路的物理实现,其可靠性评估也应该密切关注<sup>[8]</sup>。目前,对近似电路可靠性评估的研究主要集中在近似电路差错特性上。文献[9]提出了一种基于蒙特卡洛模型的近似电路建模和分析方法(MACACO)来预测误差分布。文献[10]提出了误差距离(error distance, ED)、平均误差距离(mean error distance, MED)和归一化距离(normalized mean error distance, NMED)3个指标来分析近似加法器的可靠性和计算性能。文献[11]提出了一个基于分析方法的分析框架,用于评估近似加法器的误差率(error rate, ER)和平均误差距离。文献[12]提出了一种概率质量函数,可对某一类近似加法器的误差率和误差距离进行分析建模。上述研究仅能反映近似电路的误差特性,并不能直接用于评估近似电路的可靠性。

同时,传统电路的可靠性评估方法不能直接用于近似电路的可靠性评估,因为对于传统电路来说,每个给定输入,有且仅有一个正确输出与之对应;而近似电路由于它面向应用的差错容忍性<sup>[13]</sup>,对于一个给定输入可以有一个或多个“可接受的”输出。对于这方面也有一些相关的研究。文献[14]提出了两种基于概率转移矩阵(probabilistic transfer matrix, PTM)模型近似加法器可靠性评估方法,这两种方法虽然相对精确,但由于PTM模型的局限,使得该方法难以扩展到较大的电路中,并且该方法没有考虑到扇出重汇聚所引起的相关性问题。文献[15]提出了一种基于迭代PTM模型的可靠性评估方法,该方法推导了电路中信号的相关性向量系数,可以解决扇出重汇聚导致的信号相关性问题,并将其整合到迭代PTM模型中进行近似电路的可靠性评估,迭代PTM模型可以适用于较大电路可靠性的评估。文献[16]提出了3种近似电路可靠性评估方法,第1种算法不考虑信号相关性的影响,所以得到的结果精度略低,但具有线性复杂度;第2种算法处理了信号相关性带来的误差,但时间复杂度随着扇出节点数量的增加,呈指数级增长;第3种算法是前两种的融合算法,具有线性复杂度,但精度比第2种略有降低。

上述工作都是针对输入概率向量进行可靠性研究,并且没有考虑到可靠性界限对于电路设计的影响。针对电路输入向量的可靠性研究,并计算电路可靠性界限有助于电路设计师把握电路可靠性裕度<sup>[17]</sup>,更好地权衡最优化

电路可靠度和面积功率延迟。本文提出了一种精确有效的基于概率门模型(probabilistic gate model, PGM)的近似电路输入向量可靠度评估方法,本文方法将近似电路转换为对应的概率多项式,以源扇出节点降阶的方式保证计算精准度,然后基于所提出方法,使用遗传算法搜索近似电路可靠度界限。

## 1 预备工作

### 1.1 近似电路可接受输出

与传统电路的可靠性评估不同,近似电路可以具有与一个输入矢量相关联的多个“正确”输出,即可接受的输出。与可接受输出相关的定义如下。

1)可接受输出,近似电路符合应用要求的输出。

2)近似输出(approximate output, AO),无故障近似电路的输出。

3)精确输出(exact output, EO),近似电路相对应的无故障传统电路的输出。

4)可接受输出范围,给定输入向量所对应的可接受输出的范围。

5)可靠性界限,近似电路最小可靠度。

本文主要以近似加法器为研究对象,大部分近似加法器都是以精确电路为原型设计的,所以AO越接近EO,精度就越高,输出也就更容易被应用程序接受。因此将可接受输出范围设置为 $[\min(AO, EO), \max(AO, EO)]$ 。对于无符号加法器,输出是连续的整数,所以对于给定输入向量 $x$ ,近似电路输出在近似输出AO和精确输出EO之间是可接受的。近似一位加法器InXA2<sup>[18]</sup>(图1)及其相应精确加法器真值如表1所示,当输入为 $abC_{in}=011$ 时,有 $C_{out}S=11$ ,对应精确加法器输出为 $C_{out}S=10$ 。也就是说可接受输出范围为 $[10, 11]$ 。当电路发生故障时,电路的输出是不定的,只有在可接受输出范围内的才能认为是正确的,由此可求得电路的可靠度。

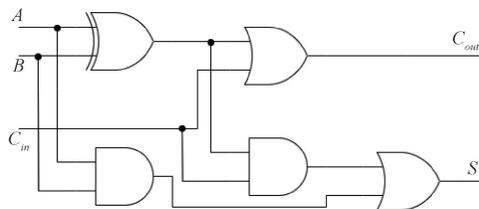


图1 近似一位加法器 InXA2

Fig. 1 Approximate one-bit adder InXA2

### 1.2 PGM 模型

PGM模型<sup>[19]</sup>是一种基于不可靠逻辑门的门级电路可靠性分析方法。在PGM模型中,将门电路的布尔信号转化为概率表示,而每个门电路在故障的影响下发生错误的概率为 $\epsilon$ ,结合门电路错误概率以及电路的输入可以求得每个门电路输出为1和0的概率。假定逻辑门输入或输出的信号概率为信号为逻辑1的概率。对于电路节

表 1 近似一位加法器 INXA2 及其相应精确加法器真值  
Table 1 Truth of approximate one-bit adder INXA2 and its corresponding accurate adder

输入			输出			
a	b	$C_{in}$	INXA2		精确加法器	
			$C_{out}$	S	$C_{out}$	S
0	0	0	0	0	0	0
0	0	1	0	1	0	1
0	1	0	0	1	0	1
0	1	1	1	1	1	0
1	0	0	0	1	0	1
1	0	1	1	1	1	0
1	1	0	1	0	1	0
1	1	1	1	1	1	1

点  $X$ , 用  $X$  表示其逻辑值, 用  $x$  表示该电路节点信号为  $X=1$  的概率, 即:

$$x = P(X = 1) \tag{1}$$

对于某一电路输出信号概率如下:

$$O = P(1 | \text{无故障})P(\text{无故障}) + P(1 | \text{故障})P(\text{故障}) \tag{2}$$

其中,  $O$  为输出信号概率。对于一个两输入与门来说, 如果已知两个输入信号概率  $a, b$  则输出信号  $c$  可表示为:

$$c = (1 - \epsilon)ab + \epsilon(1 - a)(1 - b) \tag{3}$$

其余基本逻辑门输出信号逻辑表示如表 2 所示。

表 2 基本逻辑门输出信号逻辑  
Table 2 Logic function for basic logic gate output signals

逻辑门	输入信号	输出信号	逻辑表达式
非门	$a$	$c$	$c = (1 - \epsilon)(1 - a) + \epsilon a$
或门	$a, b$	$c$	$c = \epsilon(1 - a)(1 - b) + (1 - \epsilon)[1 - (1 - a)(1 - b)]$
与非门	$a, b$	$c$	$c = (1 - \epsilon)(1 - ab) + \epsilon ab$
或非门	$a, b$	$c$	$c = (1 - \epsilon)(1 - a)(1 - b) + \epsilon[1 - (1 - a)(1 - b)]$

## 2 近似电路可靠度计算

### 2.1 近似电路输出信号概率计算

PGM 模型的前提条件是输入信号是彼此相互独立, 没有考虑到重汇聚电路(图 2)的情况。而当电路中出现重汇聚电路时, 信号之间就会出现相关性, 仍按照简单概率门模型进行计算就会出现误差。

设门电路(图 2)可靠度  $r = 1 - \epsilon$ , 根据上述方法该电路各门电路输出信号概率为:

$$c = 2rab - ab - r + 1 \tag{4}$$

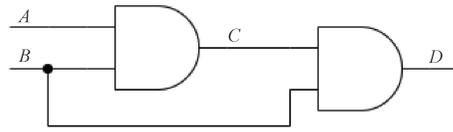


图 2 简单重汇聚电路

Fig. 2 Simple fanout reconvergence circuit

$$d = 2rbc - bc - r + 1 \tag{5}$$

式中:  $a, b, c, d$  分别为线端 A、B、C、D 上的信号概率。将式(4)代入式(5)中得到电路的输出信号概率为:

$$d = 4r^2ab^2 - 4rab^2 - 2r^2b + 2rb + ab^2 + rb - b + 1 \tag{6}$$

由于电路中存在扇出重汇聚结构,  $D$  受到扇出端  $B$  引起信号相关性影响, 由此造成了误差。文献[20]在传统电路中提出了对引起相关性的信号源进行降阶的方式消除误差, 将引起信号相关性的信号由高阶降为一阶, 本文将该方法扩展到近似电路可靠度计算, 并对计算流程进行了改进。

对于电路(图 2)中信号相关源  $B$ , 在输出信号逻辑函数中对  $b$  进行降阶:

$$d = 4r^2ab - 4rab - 2r^2b + 2rb + ab + rb - b + 1 \tag{7}$$

可以使用如下方法进行验证: 对于一个电路来说每个输入都是相互独立的, 单独考虑每个再汇聚扇出的输入为 0 或 1, 那么电路中所有门的输入信号都是相互独立的。设输入信号 A、B 相互独立, 当扇出源端子 B 信号为 0 时, 即  $b=0$ , 用  $d_0$  表示此时电路的输出信号概率, 得到:

$$d_0 = 1 - r \tag{8}$$

同理, 当扇出源端子 B 信号为 1 时, 即  $b=1$ , 用  $d_1$  表示此时电路的输出信号概率, 得到:

$$d_1 = r^2(4a - 2) + r(-4a + 2) + a \tag{9}$$

而  $d = P(B = 0)d_0 + P(B = 1)d_1$ , 所以可得:

$$d = 4r^2ab - 4rab - 2r^2b + 2rb + ab + rb - b + 1 \tag{10}$$

与式(4)相同, 由此可以看出对相关源点进行降阶的方法可以精确计算电路的输出信号概率。

### 2.2 近似电路可靠度计算

该方法可以适用于各种类型电路, 但对于内嵌型重汇聚结构电路(图 3), 输出信号概率  $g = r(1 - df) + (1 - r)df$ , 此时应该先代入  $f = r(1 - de) + (1 - r)de$ , 并对扇出源端子 D 所对应信号  $d$  进行降阶, 然后代入  $d = r(1 - ab) + (1 - r)ab$ ; 否则, 如果首先代入  $d = r(1 - ab) + (1 - r)ab$ , 则无法对  $d$  进行降阶, 进而无法得到正确的结果。

为此, 对电路首先进行了分层处理。计算门电路故障影响下近似电路输出节点取值概率的步骤如下。

1) 对电路进行了分层, 电路层数记为  $L_i (i=0, 1, \dots)$ , 假设输入信号相互独立, 并初始化各个输入节点取值。

2)根据 PGM 模型,得出所求输出节点的取值概率表达式,并读取该输出节点所在电路层级  $L_c$ 。

3)以该输出节点为起点,按层数倒序遍历电路,对于该节点的父节点  $D_1, D_2$ ,依次判断是否属于  $(L_c - 1)$  层,若属于则将该节点概率表达式代入所求输出节点的概率表达式,并将其父节点存入待处理节点集;若不在  $L_c - 1$  层中,则将其直接存入待处理节点集。 $L_c - 1$  层节点处理完毕,对输出节点取值概率表达式判断是否存在高阶项,并将高阶项降为一阶。

4)在待处理节点中寻找属于  $L_c - 2$  层的节点,若有,则进行代入操作并将其父节点存入待处理节点中。 $L_c - 2$  层处理完毕,然后对输出节点取值概率表达式判断是否存在高阶项,并将高阶项降为一阶。

5)按上述方法依次进行  $L_c - 3, 4 \dots$  层的操作,直至输出节点取值概率表达式中所有变量均为输入信号变量。

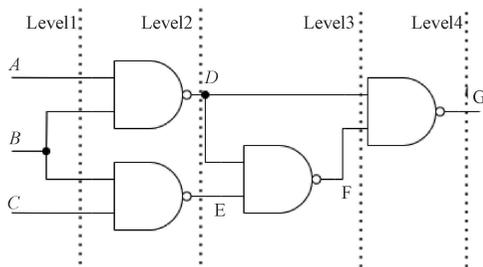


图3 内嵌型重汇聚结构电路

Fig. 3 Embedded fan-out reconvergent circuit

使用上述方法,可以得到给定输入信号向量下,近似电路各个输出的信号概率  $[O_1, O_2, O_3, \dots, O_n]$ ,  $n$  为输出端子数。由于故障的影响,近似电路可产生多种输出可能,本文使用在可接受输出范围内的输出向量概率总和计算该近似电路可靠度。

给定输入信号向量  $S$  下,近似电路的可靠度  $R_s$  可由下式计算:

$$R_s = \sum_{\min(AO, EO)}^{\max(AO, EO)} \prod_{i=1}^M |AO_i + O_i - 1| \quad (11)$$

式中:  $AO$  和  $EO$  分别为电路的近似输出和精确输出(近似电路的可接受范围为  $[\min(AO, EO), \max(AO, EO)]$ );  $AO_i$  为电路可接受输出的第  $i$  位;  $O_i$  为求得的第  $i$  个输出信号概率;  $M$  为近似电路输出端子数。

随机获取近似电路输入向量,可由该样本空间下电路可靠度均值表示该近似电路的可靠度:

$$R = \left( \sum_{i=0}^{N-1} R_{s_i} \right) / N \quad (12)$$

式中:  $N$  为输入向量数。

### 3 搜索可靠度界限

#### 3.1 可靠度界限

近似电路可靠度由给定输入向量决定,不同的输入

向量往往会产生不同的输出,所以需探索不同输入向量下近似电路的最低可靠度。由于输入向量数会随着输入端子的数量的增加呈指数级增加,在电路规模较大时枚举所有输入向量并比较其可靠性大小是不现实的,因此本文使用了启发式算法来寻找近似电路的最低可靠度。

#### 3.2 基于遗传算法的近似电路可靠性界限搜索

遗传算法<sup>[21-22]</sup>是一种模拟自然生物进化的过程从而寻找全局最优解的方法。其主要优点在于能够直接操作对象,不存在求导和函数连续性的限定,并且具有并行性和全局寻优能力,能够自适应的调整搜索方向。

结合本文研究的问题,遗传算法首先要初始化种群,其中每个个体为一组 0 与 1 组成的数组,以此表示近似电路的输入向量,数组长度为电路的输入端子数,故种群为近似电路的输入向量集。本文用式(11)计算的  $R$  作为每个个体的适应度值,  $R$  越低,该个体的适应度就越高,那么该个体在种群中就越优秀,更接近要寻找的最终结果。同时,种群的大小对于算法的运行时间和能够找到全局最优解的能力有着极大的影响。为了找到一个合适的种群大小,分别进行了几个种群大小为 30、50、70、100 和 200 实验。当种群规模  $> 70$  时,计算结果变化不大,但花费的时间太长。因此,将种群规模设置为 70,以保持良好的结果和可接受的时间成本。

在算法后续需要产生新的子代种群,即产生新的输入向量集,其中选择、交叉和变异 3 种运算的过程是遗传算法的核心。在产生新的输入向量集之前,需要在旧集合中选择出合适的个体作为父代。本文使用轮盘赌算法进行选择,根据权重大小选择父代进行子代的生产,适应度高的个体更有机会进入子代的遗传中,从而更好保证下一代中拥有较高的适应度。

遗传算法中的交叉操作发生在两个父代个体产生子代个体的时候。在父代个体中随机选择交叉点,交换两个父代个体的部分来产生新的子代。由于在本文的应用中,近似电路输出可靠度很大程度取决于输入信号,所以在交叉操作的基础上,以一定的概率使用投票方法替代交叉操作。投票方法为在 3 个父代个体中,比较每个父代个体输入向量位中“1”,“0”的数量,若“1”的数量多则子代中该输入向量位为“1”,否则为“0”。以父代个体为 101、110、001 为例,产生的子代个体应为 101。通过实验比较,以 0.6 的概率进行交叉操作,0.4 的概率进行投票操作,拥有最好的效果。

同时子代还会以随机概率产生变异,本文设置 1% 的变异率进行实验。在输入向量集初始化完成后,便会进入选择、交叉(投票)、变异的循环迭代中,直至满足终止条件。实验中,如果两次迭代结果可靠度差的绝对值  $\Delta R_{\min} < 10^{-5}$  则迭代停止。同时设置了最低迭代次数,经过实验,设置为 70。

## 4 实验结果与分析

### 4.1 实验环境

Windows10 操作系统,系统类型为 64 位操作系统,基于 x64 的处理器,Intel(R) Core(TM) i5-8250UCPU@ 1.60 GHz 1.80 GHz,机带 RAM 为 8.00 GB,实验软件为 IntelliJ IDEA 2021.1.3 x64,使用 JAVA 语言编写程序。

### 4.2 近似电路可靠度计算方法精确度验证

为了验证本文提出的方法的精确性和效率,首先选取了 AMA、AXA、InXA 3 种近似加法器单元,并将其构造为二位加法器,作为实验对象,同时,选择了同样基于 PGM 模型的文献[16]进行对比实验,并已蒙特卡洛方法为实验基准,蒙特卡洛方法被认为是最精确最常用的电路

可靠性评估方法。在蒙特卡洛方法的实验中,对电路进行 500 000 次的模拟仿真实验得到可靠度结果,实验以蒙特卡洛方法实验结果为参考值,并以  $RE$  衡量本文方法与蒙特卡洛方法的差距,相对误差定义如下:

$$RE = \frac{|R_c - R_{MC}|}{R_{MC}} \times 100\% \quad (13)$$

式中: $R_{MC}$  为蒙特卡洛方法获得的近似电路可靠性; $R_c$  为使用其他方法获得的近似电路可靠性。

实验中,假设门错误概率为  $\epsilon = 0.01$ ,对于 AMA、AXA、InXA 近似加法单元构建的 3 组二位加法器,本文方法与文献[16]方法计算所有输入向量对应的可靠度,并取平均可靠度作为电路可靠度。实验结果如表 3 所示。

表 3 本文方法与文献[16]方法和 MC 方法的实验对比

Table 3 Experimental comparison of the proposed method with the methods in references [16] and the MC method

近似电路	节点数	本文方法			文献[16]方法			MC	
		可靠度	RE/%	运行时间/ms	可靠度	RE/%	运行时间/ms	可靠度	运行时间/ms
InXA1	13	0.973 1	0	0.906	0.973 1	0	0.51	0.973 1	40 237
InXA3	31	0.926 2	0.9	0.875	0.9405	0.5	2.26	0.935 3	74 294
AMA1	27	0.929 7	0.9	1.375	0.944 3	0.5	2.45	0.939 2	118 462
AMA2	23	0.971 4	0.7	0.843	0.965 2	0.1	2.19	0.964 1	94 627
AXA1	31	0.938 8	1.2	1.406	0.923 9	0.3	1.57	0.927 4	119 846
AXA3	41	0.942 8	1.4	1.218	0.919 9	1.0	4.79	0.929 6	102 368
平均值	—	—	0.85	1.10	—	0.4	2.29	—	—

由表 3 可知,6 个近似电路中,本文方法的最大误差率为 1.4%,平均误差为 0.8%,略高于文献[16]的最大误差率 1.0%,平均误差 0.4%。同时本文还与蒙特卡洛方法,文献[16]进行了时间开销的对比,本文方法将电路信息转换为概率多项式,多次计算时无需再次读取电路信息,本文方法时间开销低于文献[16],仅为其时间开销的 50%,且远低于蒙特卡洛方法的时间开销。由此可得,本文方法可以保持低误差率下高效运行。

同时,为了验证本文方法的可拓展性,还从 EvoAp-

prox8b<sup>[23]</sup>库中随机选取了 7 款近似加法器和 2 款近似乘法器,使用本文提出的方法进行电路可靠性评估。EvoApprox8b 是一个开源库,提供了许多不同的近似电路。

实验随机选取 1 000 个输入向量组成输入向量集,以输入向量集对应近似电路可靠性平均值代表近似电路的可靠性。由于蒙特卡洛方法在大型电路中有较高时间和空间开销,实验选择了拥有更高效率且具有较高精度的文献[15]方法进行对比,如表 4 所示。

表 4 本文方法与文献[15]方法的对比

Table 4 Comparison of the proposed method with the method in reference [15]

近似电路	可靠度( $\epsilon = 0.001$ )		$R_{diff.} \%$	运行时间/ms	
	本文方法	文献[15]方法		本文方法	文献[15]方法
add8_019	0.987 22	0.984 03	0.32	15	16
add8_034	0.979 01	0.978 09	0.09	16	15
add8_039	0.977 29	0.980 82	0.35	15	16
add8_045	0.987 22	0.986 58	0.06	17	17
add8_059	0.986 97	0.987 42	0.04	17	17
add8_181	0.984 38	0.986 53	0.21	15	15
add8_329	0.979 92	0.981 75	0.18	16	16
Mul8_024	0.846 28	0.847 56	0.15	196	172
Mul8_044	0.874 65	0.876 82	0.25	156	163

表4中  $R_{diff. \%}$  为电路可靠性差异率,用于表示本文方法与对比方法的差距,公式为:

$$R_{diff. \%} = \frac{|R_B - R_A|}{R_A} \times 100\% \quad (14)$$

式中:  $R_B$  为本文方法求得的近似电路可靠度;  $R_A$  为对比方法求得的近似电路可靠度。从实验结果可以看出,本文方法实验结果与文献[15]结果仅存在较小差异,且时间消耗不高于对比方法,所以本文方法同样适用于中大型电路。

### 4.3 搜索近似电路可靠性界限

对两种遗传算法的准确度进行实验,把传统遗传算法记为 GA1,本文改进的遗传算法记为 GA2。为了更好地评估算法的准确度,使用了如下指标<sup>[24]</sup>:

$$\alpha_{i,j} = \frac{r_{i,j}}{r_j} \quad (15)$$

$$\alpha_i = \frac{\sum_{j=1}^p \alpha_{i,j}}{p} \quad (16)$$

式(15)为算法  $i$  在  $j$  电路中的精准度,其中  $r_{i,j}$  为电路  $j$  使用算法  $i$  求得的最低可靠度,  $r_j = \max\{r_{i,j} | i \in [0, k]\}$ , 其中  $k$  为算法的个数。可以看出,  $\alpha_{i,j}$  越小,表示精准度越低,当  $\alpha_{i,j} = 1$  时,表示算法  $i$  对于电路  $j$  有最低的精准度。式(16)则表示算法  $i$  的平均精准度,  $p$  为电路的数量。不同迭代次数下两种算法的精准度比较如图4所示。

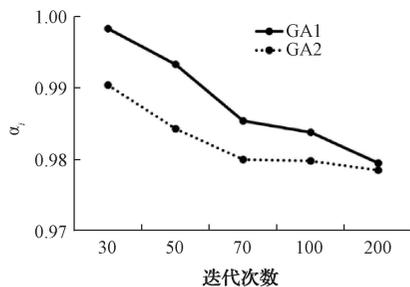


图4 不同迭代次数下算法精准度比较

Fig. 4 Comparison of algorithm accuracy at different iteration counts

从图4可以看出,两算法在迭代次数  $> 70$  时,计算结果没有太大提升,考虑到迭代次数增加会带来较大时间消耗,所以本文实验迭代次数选用70迭代次数。同时,可以看出 GA2 在相同迭代次数下往往拥有更好的精准度,拥有更好收敛效果。

使用两种算法得到的可靠度界限的结果如表5所示,由于输入向量集规模较大,所以计算了近似电路的平均可靠度,以比较求得的可靠度界限。表5电路选自 EvoApprox8b 库,假设门电路故障概率为 0.001,对每个电路随机输入 1 000 个输入向量,求得其平均可靠度作平均值。从表5看出,尽管两种算法计算结果间略有误差,但在接受范围内,所以本文方法搜索近似电路可靠度界限时准确可行的。

表5 可靠度界限搜索结果对比

Table 5 Comparison of reliability boundary search results

电路	平均值	GA1	GA2
add8_019	0.987 22	0.971 53	0.971 52
add8_034	0.979 01	0.961 76	0.955 23
add8_039	0.977 29	0.953 35	0.949 57
add8_045	0.987 22	0.973 23	0.970 52
add8_059	0.986 97	0.963 75	0.962 84
add8_181	0.984 38	0.978 27	0.974 49
add8_329	0.979 92	0.966 23	0.956 17

## 5 结论

本文提出了一种基于 PGM 模型近似电路可靠性评估方法,基于 PGM 模型降阶的方法可以精确高效的近似电路输入向量的可靠度,同时,使用遗传算法对近似电路进行可靠度界限的搜索,并对遗传算法做出了改进,能更高效搜索近似电路可靠度界限。

现有研究主要针对门电路故障概率固定的前提进行,但实际情况中,并不是所有门电路故障概率都是相同不变的,为了更切合实际应用情况,应根据门电路位置及电路规模的大小在一定范围内随机设置门电路故障概率,这样才能更真实评估近似电路可靠度。

## 参考文献

- [1] MOORE G E. Cramming more components onto integrated circuits [J]. Proceedings of the IEEE, 1998, 86(1): 82-85.
- [2] GANTZ J, REINSEL D. Extracting value from chaos state of the universe; An executive summary [J]. IDC iView, 2011.
- [3] XU Q, MYTKOWICZ T, KIM N S. Approximate computing: A survey [J]. Design & Test IEEE, 2016, 33(1): 8-22.
- [4] 张春雨,韩立新,徐守晶. 基于栈式自动编码的图像哈希算法[J]. 电子测量技术, 2016, 39(3): 46-49. ZHANG CH Y, HAN L X, XU SH J. Image Hashing algorithm based on stacked autoencoder [J]. Electronic Measurement Technology, 2016, 39(3): 46-49.
- [5] 蔡军,苟文耀,刘颜. 基于 actor-critic 框架的在线积分强化学习算法研究[J]. 电子测量与仪器学报, 2023, 37(3): 194-201. CAI J, GOU W Y, LIU Y. Research on online integral reinforcement learning algorithm based on actor-critic framework [J]. Journal of Electronic Measurement and Instrumentation, 2023, 37(3): 194-201.
- [6] PILLAI A S. Enhancing energy efficiency of intensive computing applications using approximate compu-

- ting[C]. Proceedings of the 2022 3rd International Conference on Electronics and Sustainable Communication Systems (ICESC), 2022.
- [7] 郭宾,张冰尘. 基于CAMP稀疏重建算法的并行实现[J]. 国外电子测量技术, 2016, 35(5): 24-28.  
GUO B, ZHANG B CH. Parallel implementation of sparse reconstruction algorithm based on CAMP[J]. Foreign Electronic Measurement Technology, 2016, 35(5): 24-28.
- [8] POLIAN I. Test and reliability challenges for approximate circuitry [J]. IEEE Embedded Systems Letters, 2017, 10(1): 26-29.
- [9] VENKATESAN R, AGARWAL A, ROY K, et al. MACACO: Modeling and analysis of circuits for approximate computing[C]. Proceedings of the IEEE, 2011.
- [10] LIANG, JINGHANG, HAN, et al. New metrics for the reliability of approximate and probabilistic adders [J]. IEEE Transactions on Computers, 2013, 62(9): 1760-1771.
- [11] LIU C, HAN J, LOMBARDI F. An analytical framework for evaluating the error characteristics of approximate adders [J]. IEEE Transactions on Computers, 2015, 64(5): 1268-1281.
- [12] MAZAHIR S, HASAN O, HAFIZ R, et al. Probabilistic error modeling for approximate adders [J]. IEEE Transactions on Computers, 2017, 66(3): 515-530.
- [13] WANG Z, ZHANG G, YE J, et al. Reliability evaluation of approximate arithmetic circuits based on signal probability[C]. Proceedings of the 2021 IEEE International Test Conference in Asia (ITC-Asia), 2021.
- [14] JIANG J, LU G, WANG Z. Methods for approximate adders reliability estimation based on ptm model[C]. Proceedings of the IEEE Pacific Rim International Symposium on Dependable Computing, 2018.
- [15] WANG Z, ZHANG G, YE J, et al. Accurate reliability analysis methods for approximate computing circuits [J]. Tsinghua Science and Technology, 2021, 27(4): 729-740.
- [16] WANG T, JIANG J, WANG Z. Reliability estimation of approximate circuits based on probabilistic gate model[C]. Proceedings of the 2019 IEEE 24th Pacific Rim International Symposium on Dependable Computing (PRDC), 2019.
- [17] XIAO J, LOU J, JIANG J. A fast and effective sensitivity calculation method for circuit input vectors [J]. IEEE Transactions on Reliability, 2019, 68(3): 938-953.
- [18] ALMURIB H A F, KUMAR T N, LOMBARDI F. Inexact designs for approximate low power addition by cell replacement[C]. Proceedings of the Design, Automation & Test in Europe Conference & Exhibition, 2016.
- [19] HAN J, CHEN H, BOYKIN E, et al. Reliability evaluation of logic circuits using probabilistic gate models-ScienceDirect [J]. Microelectronics Reliability, 2011, 51(2): 468-476.
- [20] CAI S, KUANG J S, LIU T Q, et al. Reliability calculation method of logic circuits considering signal correlation [J]. Acta Electronica Sinica, 2014, 42(8): 1660-1664.
- [21] LAMBORA A, GUPTA K, CHOPRA K. Genetic algorithm-a literature review [C]. Proceedings of the 2019 International Conference on Machine Learning, Big Data, Cloud and Parallel Computing (COMITCon), 2019.
- [22] MIRJALILI S, DONG J S, SADIQ A S, et al. Genetic algorithm: theory, literature review, and application in image reconstruction: Methods and applications [J]. Nature-Inspired Optimizers, 2020, DOI:10.1007/978-3-030-12127-3\_5.
- [23] MRAZEK V, HRBACEK R, VASICEK Z, et al. EvoApproxSb: Library of approximate adders and multipliers for circuit design and benchmarking of approximation methods [C]. Proceedings of the Design, Automation & Test in Europe Conference & Exhibition, 2017.
- [24] WANG Z, ZHANG G, LIU P, et al. Accurate reliability boundary evaluation of approximate arithmetic circuit [J]. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 2022, 30(10): 1507-1518.

## 作者简介

张友志, 硕士研究生, 主要研究方向为近似电路可靠性评估。

E-mail: zhangyz103@163.com

王真, 博士, 副教授, 主要研究方向为近似计算、容错计算和高级电路可靠性评估等。

E-mail: wangzhenqq@shiep.edu.cn