

TD-LTE信号稳幅环路设计*

韦 巍

1.中国电子科技集团公司第四十一研究所
2.电子信息测试技术安徽省重点实验室

摘 要: 介绍了一种LTE信号功率稳幅系统,采用有效值检波技术实现高速实时采样,数字脉冲稳幅技术进行功率控制。根据LTE脉冲调制信号的特点,利用FPGA高精度计数器测量通道延迟时间,计算出实时采样时刻;给出了基于FPGA处理控制,包含电调衰减器、放大器、耦合器、检波器及调制器在内的环路设计方案,设计出针对脉冲调制信号稳幅的软件算法系统。实验表明:该系统在2~3 GHz宽频带内,实现了功率稳定控制,误差在0.5 dBm以内,保证了平坦的功率特性,满足宽频带、高精度、功率稳定输出的要求。

关键字: LTE; 稳幅; 环路; 子帧

1 引言

LTE作为第4代移动通信的主要技术方向,已经广泛应用在现代移动通信中,它的发展大大满足了用户对通信业务的体验需求,提升了运营商的核心竞争力,具有广阔的发展前景。在许多应用场合,要求LTE信号功率具有较高的稳定性和准确性,以防止脉冲信号功率损坏元器件及仪器仪表,同时,精准的输出功率能够满足移动通信领域测试测量及数据传输的要求。可见,开展LTE功率稳幅的研究具有非常重要的现实意义。

LTE信号作为一种高频信号,输出功率的稳定性不仅与系统内部各模块之间的匹配有关,而且与输出单元电路设计有关。由于脉冲调制信号具有时间不连续性,功率取样难,动态范围大等特点,国内外关于LTE功率

稳幅的研究相对较少,文献[1]介绍了基于ALC原理的连续信号稳幅环路,在0.1~400 MHz范围获得了平坦的增益。文献[2]重点介绍了有效值检波技术和峰值检波技术,对两种脉冲稳幅方案作了实验对比测试,为稳幅环路设计提供了理论基础。文献[3]介绍了一款宽频带、稳幅、大衰减输出、可实现自动测试的微波信号发生器。

设计并实现了一款LTE信号功率稳定输出系统,采用数字取样技术对输出功率进行精确提取;采用有效值检波技术满足测量精度高、响应速度

快的要求;采用ALC闭环稳幅技术实现稳定控制脉冲信号功率。

2 方案设计

采用的硬件设计方案如图1所示。

控制系统主要包括两个部分:LTE信号功率控制单元和闭环回路单元^[4]。功率控制单元对信号进行衰减放大后输出。闭环回路单元是系统的核心,通过对输出信号进行取样反馈,形成环路控制,使功率稳定输出。耦合器采用电容耦合方式,需要注意在不同频率下的耦合系数, π 衰减器对信号进行衰减,使进入检波器的功率在线

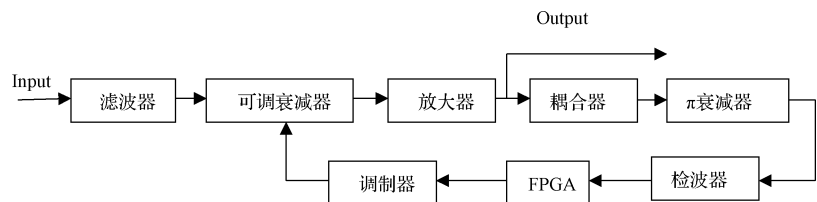


图1 硬件总体设计

*基金项目: 国家科技重大专项(2015ZX03001010)资助项目

性工作区, 功率控制回路由检波器、FPGA、调制器构成, 通过反馈的电信号, FPGA采集处理, 进行精确闭环控制^[5], 最终输出稳定的功率信号。

3 TD-LTE信号特点分析

TD-LTE帧周期如图2所示。

本设计中TD-LTE稳幅主要针对子帧0~9的稳幅, 零时刻以基带单元发出的帧同步信号上升沿作为基准, 延迟一定时间 T , 就开始采集子帧内数据, 通过FPGA修正处理后, 送入控制单元进行信号稳幅^[6]。延迟时间 T 包括通道延迟时间, 子帧在帧周期所处位置, 以及一定的保护时隙。其中:

t_1 : 通道延迟时间, 包括基带延迟、中频延迟、射频延迟;

$t_2, t_6, t_7, t_8, t_9, t_{13}, t_{14}, t_{15}$: 分别为子帧0、2、3、4、5、7、8、9的时间宽度, 规定为1 000 us;

t_3, t_{10} : 下行导频时隙宽度;

t_4, t_{11} : 时隙保护间隔;

t_5, t_{12} : 上行导频时间宽度;

$$t_3+t_4+t_5=t_{10}+t_{11}+t_{12}=1\ 000\ \text{us};$$

其中, 子帧6既可以作为导频子帧, 也可以作为通信子帧使用^[7]; 保护时隙 t 设为10 us。

4 ALC稳幅原理

通过对脉冲调制的LTE信号进行高速实时采样、存储和传输^[8], 利用高性能处理器将采样信号转化为直流差值来控制LTE信号源的电调衰减器, 以实现稳幅功能^[9]。

ALC稳幅原理: 对LTE信号取样保持需要识别信号的频率及起始时刻, 以保证在正确的时间点进行采样。采集到的信号与参考功率相比较后, 送入ALC进行精确计算, 控制输出电路, 达到稳幅的目的。信号的频率及起始时刻由基带单元发出的同步信号提供, 延迟一段时间后进行AD采样。

5 通道延迟时间计算

基带模块发出的同步信号与接收端直通, 而LD-LTE信号需要经历基带延迟、中频延迟、射频延迟等, 所以在

接收端两者存在一定的时间延迟。利用FPGA测量延迟时间的好处是: FPGA内部工作频率通常有几百MHz, 在其内部用计数器能够实现ns量级的测量精度, 满足高精度的要求, 同时使用计数器的另一个好处是容易实现大的动态范围, 因此能够测量较大的时间延迟^[10]。具体测量方案为: 在信号源端发出配有子帧0的TD-LTE信号, 在接收端观察同步信号与子帧0初始时刻的时间间隔, 同时采用200 MHz时钟的FPGA进行时间计数, 计算精度为5 ns。

最终测得: FPGA在同步信号发生后第434个时钟时, 开始采集到有效的数据, 计算出延迟时间为:

$$434 \times 5\ \text{ns} = 2170\ \text{ns}$$

由此得到总的延迟数据如表1所示。

表1 计算延迟数据

子帧	延迟时间 (计算公式)	延迟时间 /us
0	$T_0=t_1+t$	12.17
2	$T_2=T_0+t_2+t_3+t_4+t_5$	2 012.17
3	$T_3=T_2+t_6$	3 012.17
4	$T_4=T_3+t_7$	4 012.17
5	$T_5=T_4+t_8$	5 012.17
6	$T_6=T_5+t_9$	6 012.17
7	$T_7=T_6+t_{10}+t_{11}+t_{12}$	7 012.17
8	$T_8=T_7+t_{13}$	8 012.17
9	$T_9=T_8+t_{14}$	9 012.17

6 FPGA逻辑控制模块

相对于其他处理器, FPGA拥有强大的控制能力, 在高速数据采集方面FPGA内部时钟高、延迟小, 满足高频调制信号的要求, 设计采用Xilinx公司Virex-5系列的XC5VSX35T-1FFG665 FPGA芯片。

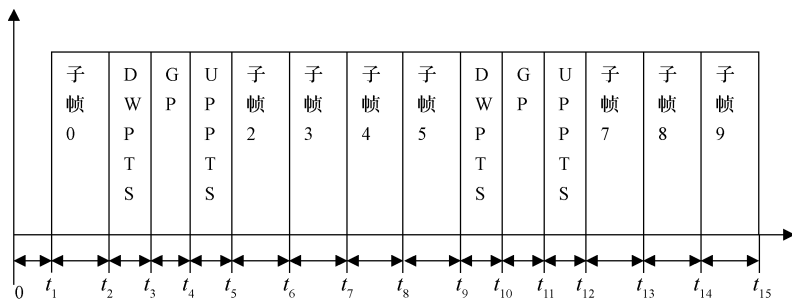


图2 TD-LTE信号子帧分布

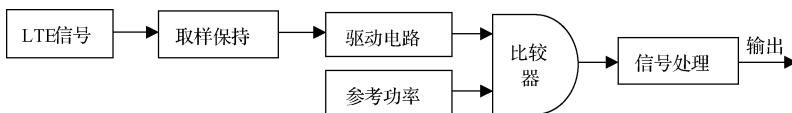


图3 ALC稳幅原理

软件算法流程如图4所示。

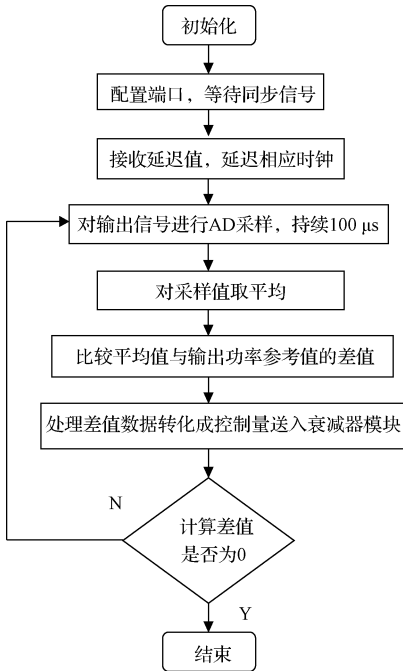


图4 FPGA算法流程

FPGA算法由两大功能模块组成: 信号采样模块和闭环处理模块。信号采样模块由上位机提供延迟数据, 硬件提供同步信号完成正确采样。闭环处理模块对采样得到的数据进行平均、比较, 输出修正量, 经过差值判决循环控制, 最终输出稳定的信号功率^[11]。采样时间取100 us既能保证在LTE信号每个子帧时刻采集到足够数据, 又能减少FPGA的工作量, 满足实时性的要求。数据处理后输出的修正量需符合ALC电路的特性曲线, 以实现对整个环路精确控制。

7 实验验证与结果分析

实验一: 锁定闭环输出功率-20 dBm, 测试在2~3 GHz频率下的实际输出功率, 测试结果如图5所示。

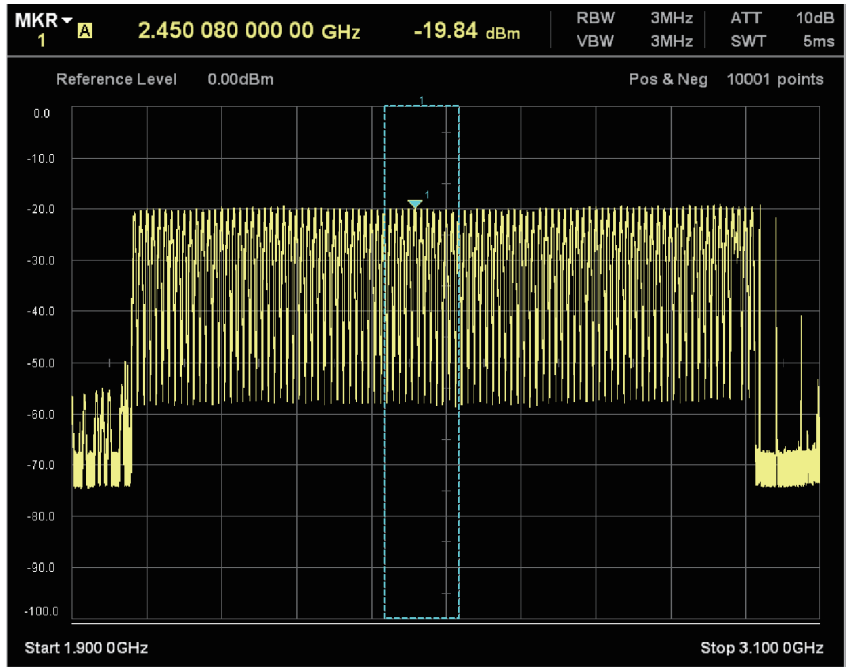


图5 3 GHz稳幅特性

由图5可见: 在2~3 GHz宽频带内, 功率稳定输出-20 dBm, 误差在0.5 dBm以内, 测量误差小, 保证了平坦的功率特性, 满足设计的要求。

实验二: 锁定闭环输出功率-21 dBm, 采用中心频率2.4 GHz, 带宽20 MHz, 输入功率不同的LTE信号, 测试其稳幅性能, 测试结果如表2所示。

从测量结果可以看出: 在不同

输入功率下, 闭环输出功率锁定在-21 dBm, 误差0.4 dBm以内, 实现了LTE信号功率稳定输出。作为对比, 开环情况下输出功率随输入功率变化而变化, 输出功率无法稳定。电调衰减器有30 dB的调节范围, 在20 dB的线性工作区内有良好的稳幅性能, 采用16位AD进行功率采样, 能够实现功率高精度的要求。

表2 实验结果数据

输入功率/dBm	-5	-10	-15	-20	-25
闭环输出功率/dBm	-21.25	-21.29	-21.31	-21.30	-21.35
开环输出功率/dBm	-0.19	-5.13	-9.86	-15.03	-20.21

8 结论

本文研究的LTE信号功率稳幅系统采用ALC闭环稳幅控制原理, 设计了电调衰减器、功率合器、检波器, 射频信号在电调衰减器的作用下使信

号功率稳定, 满足在2~3 GHz范围内频响特性平坦的要求, 设计了根据LTE信号特点进行数据采集, 闭环控制处理的程序算法, 对LTE脉冲调制信号起到了明显的稳幅作用。

图5 2GHz~3GHz稳幅特性

该系统只需对FPGA程序算法的信号采集模块进行修改即可用于其他制式的脉冲信号稳幅,对射频信号功率稳幅系统的研制具有参考意义。

参考文献

- [1]刘长文,冯克明.宽频带信号源稳幅环路设计[J].宇航计测技术,2006,26(5):12-15.
- [2]许传忠,杨春涛,杨绪军.脉冲信号稳幅方法研究[J].宇航计测技术,2005,25(1):9-13.
- [3]张华锋,李涛,赵涛.某型导弹雷达微波信号发生器的设计与实现[J].国外电子测量技术,2012,31(1):52-55.
- [4]李卓明.宽带大动态范围自动电平控制技术[J].电子测量技术,2010,33(5):7-9.
- [5]李娇龙,田正凯,唐祯.基于FPGA与MCU的一种接口设计[J].电子质量,2011,30(11):44-47.
- [6]徐文虎,蒋政波,洪伟,等.便携式TDD-LTE矢量信号发生器的研制[J].电子测量与仪器学报,2011,25(6):546-552.
- [7]王海燕,于剑飞,石美宪.LTE终端射频测试技术分析[J].电信网技术,2011(8):81-84.
- [8]何琼,陈铁,程鑫.基于FPGA的DMA方式高速数据采集系统设计[J].电子技术应用,2011,37(12):40-43.
- [9]高长征.2-18GHz宽带ALC放大器[J].半导体技术,2011,36(11):862-865.
- [10]刘明波,余璿,周峰.基于FPGA的时延测试方法研究[J].国外电子测量技术,2011,30(7):59-61.
- [11]吴迎笑,杨震.基于频谱感知的认知无线电机功率控制算法[J].仪器仪表学报,2010,31(6):1235-1240.

作者简介

韦巍,1985年8月出生,硕士研究生,助理工程师,主要研究方向为射频电路设计与微波测试测量。

E-mail:53048060@qq.com