

基于 FPGA 的质谱仪高压脉冲电源设计*

郝慈环 吕金诺

(广州禾信仪器股份有限公司研发中心 广州 510535)

摘要:传统的高压脉冲电源产生的波形不易控制,脉冲幅值、频率、占空比等难以实时调节,而且脉冲的上升沿时间较长,无法满足飞行时间质谱仪(TOFMS)的苛刻要求。为解决上述问题,本文提出了一种用于飞行时间质谱仪的高压脉冲电源。该高压脉冲电源采用现场可编程门阵列(FPGA)作为主要芯片,产生 PWM 信号,经驱动电路和隔离电路后加在高速 MOSFET 开关管上。同时 FPGA 通过模拟串口和单片机或上位机通信,实现脉冲幅值、频率、延时、脉宽、脉冲个数等的实时调节。实际应用测试表明,该高压脉冲电源满足设计指标要求。

关键词:高压脉冲电源;FPGA;质谱仪

中图分类号: TN2 **文献标识码:** A **国家标准学科分类代码:** 520.604

Design of high-voltage pulse power supply based on FPGA used in TOFMS

Hao Cihuan Lv Jinnuo

(Guangzhou Hexin Instrument Co., LTD, Research and Development Center, Guangzhou 510535, China)

Abstract: We developed an high-voltage pulse power supply used in mass spectrometer, based on FPGA and Verilog HDL. The structure of the power supply is simple. The edge of the pulse is shorter, the frequency is increased, it has a strong anti-interference and flexible way of working. We can adjust the voltage, frequency, the width and the number of pulse in accordance with my requirements. So the developed period is shorter than before, the volume of circuit is smaller, the systemic stability is better. The power supply has more practicability and flexible promotion. The working mode of the power supply is flexible. It can export positive pulse or negative pulse, except that, the positive pulse and the negative pulse can be real-time switched, the number of the pulse can be set as will.

Keywords: pulse power; FPGA; mass spectrometer

1 引言

高压脉冲电源是高压电源的一种,是在高压直流电源的基础上增加了开关等电路,从而输出脉冲幅值可调、脉冲宽度可调、脉冲频率可调、脉冲输出个数可设定的一种高压电源。

高压脉冲电源的技术参数除了脉冲幅值、脉冲宽度、脉冲频率、脉冲个数,在放电场合单次放电能量也是非常重要的参数。对于一些特殊应用场合,高压脉冲电源的前后沿要求陡直,达到 ns 级,就需要非常先进的开关器件和控制有效的储能电路^[1]。飞行时间质谱仪(TOFMS)就是这样一种仪器。

飞行时间质谱仪(TOFMS)普遍采用垂直引入式结构将离子引入 TOF 分析器,这样做需要在离子运动垂直方向的排斥板施加高压排斥脉冲^[2]。为了保证飞行时间质谱仪的高分辨率,对其高压脉冲电源的要求如下:输出电压平稳,脉冲上升沿越小越好,最好低于 100 ns,脉冲频率通常在 1~20 kHz 之间。但是因为高压脉冲电源是一种交直流耦合的技术^[3],传统的高压脉冲电源产生的波形不易控制,脉冲幅值、频率、占空比等难以实时调节,而且脉冲的上升沿时间较长,无法满足飞行时间质谱仪的苛刻要求。为了解决上述技术问题,本文提出了一种用于飞行时间质谱仪的高压脉冲电源。

收稿日期:2016-05

* 基金项目:国家 863 专题项目(2014AA06A501)、国际合作项目 LIT(2014A050503013)资助

2 脉冲电源系统设计

高压脉冲电源的种类有很多,按高压脉冲电源的实现方法可分为机械开关式、高压固态开关式和 Marx 网络(Marx 发生器)等。其中高压固态开关式和 Marx 网络可实现 ns 级的窄脉冲和很高的脉冲频率^[3]。

2.1 脉冲电源的结构和性能

在飞行时间质谱仪(TOFMS)中,旧的脉冲电源控制系统采用分立逻辑元器件进行设计,控制系统一般采用单片机。分立元器件电路设计复杂,调试繁琐,调试过程冗长,系统稳定性不高,脉冲工作模式固定单一;单片机工作频率较低,不利于实现脉冲电源的高频化且其可用 I/O 较少。本设计对此进行了改造,采用了基于大规模可编程逻辑器件(FPGA)^[4]的设计方案,用 Verilog HDL 语言^[5]来实现,大大缩短了开发周期,减少了电路体积,提高了系统稳定性,具有较强的实用性和灵活的升级性。同时系统的脉冲工作模式灵活,可输出正脉冲、负脉冲或正负脉冲实时切换。控制电路能根据上位机下发的工作参数随时产生一组高压脉冲,脉冲个数可调,正负脉冲任意选择,脉冲频率和占空比随意调节。

该高压脉冲电源包括脉冲信号产生单元、脉冲信号放大隔离单元、开关驱动单元、负载阻抗匹配单元及直流高压产生控制单元。脉冲信号产生单元的输出端通过脉冲驱动放大隔离单元与开关驱动单元的输入端连接。脉冲放大隔离单元中采用脉冲变压器可以将直流高压信号和脉冲信号隔离开,减少了系统的电磁干扰,提高了系统的稳定性和可靠性。而且采用 MOSFET 管进行驱动开关^[6],可以实现直流高压的快速开关,使得高压脉冲信号的上升下降时间小于 80 ns。直流高压产生控制单元包括微控制器、A/D 采样电路、D/A 控制电路及高压产生电路,经该单元产生的高压加在 MOSFET 开关管上,用来产生高压脉冲信号。

该设计中的 MOSFET 管可根据不同仪器对脉冲幅值及边沿时间的要求调换不同规格型号。目前质谱仪中常用的脉冲幅值为 -1 000 ~ +1 000 V,所以选用的 MOSFET 管耐压值是 1 500 V。另外在其他仪器中还使用到了脉冲幅值为 4 000 V 和 1 500 V 的脉冲,所以还选用过耐压值为 4 500 V 和 2 500 V 的 MOSFET 管。其他部分电路主题结构相近,但电阻电容的值应有所调整,变压器的匝数也需要根据项目使用要求进行调整。

2.2 ACTEL 的 FPGA 性能优势^[7]

本设计采用 ACTEL 的 A3P125 做为核心芯片。A3P125 隶属于 ACTEL 公司的 ProASIC3/E 系列,是一块带有 1 024 个单元、125 000 门的 FPGA。它的工作频率可达 350 MHz,具有丰富的门阵列资源,可以实现复杂的逻辑控制。ACTEL 的 FPGA 是基于 Flash 架构,具有以下优点:

1) 单芯片:无需配置芯片,即可实现在系统编程。具有掉电非易失特点,一旦完成编程后,配置数据就会成为

FPGA 结构的固有部分,在系统上电时无需从外部载入配置数据。

2) 低功耗:无需上电启动功耗和配置功耗,无论静态功耗还是动态功耗都比基于 SRAM 的 FPGA 低很多。

3) 上电即行:上电时间非常短,一般只要几十 μs ,无需特别的上电时序要求。

4) 安全性:带 128 位 Flashlock 和 AES 加密功能,经过加密的编程文件可以进行任何途径传输。

5) 固件错误:具有固件错误免疫能力,可靠性高。

2.3 系统功能分析

系统结构如图 1 所示,上位机通过光欧 PC814 隔离 RS-485 与 MCU 通信,下发指令、数据给 MCU,同时接收 MCU 转发回来的测量数据。FPGA 和上位机通信是经过 MCU 转发。为了保证 FPGA 的精度和速度,一些数据的运算是在 MCU 中进行。MCU 接收上位机的数据后经过运算并重新打包发给 FPGA^[8],FPGA 返回的测量数据也是经 MCU 转发给上位机。DAC 接收到 MCU 调节数据后输出相应电压至驱动放大电路,经过驱动放大后,输出至高压产生单元,得到需要的电压值。为了对电压情况进行实时监控,首先对各电压进行采样,采样得到的电压值经过驱动放大电路后由 ADC 采样发送给 MCU,再由 MCU 传送给上位机实时显示^[8]。

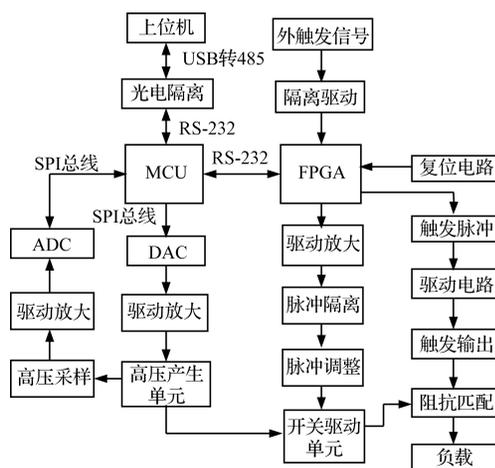


图 1 系统结构

FPGA 接收到 MCU 转发过来的数据后,根据指令输出相应脉冲。脉冲信号经过触发器和驱动 IC 放大整形后,进入脉冲变压器等组成的隔离电路,隔离电路达到隔离高压区域和低压区域的作用,画线路板铺地时也要注意隔离开来。隔离变压器可根据前后电路的需要调整初级和次级线圈的匝数,得到想要的驱动脉冲。经过隔离驱动的脉冲要经过整形电路才能输入开关电路,脉冲整形电路由 NMOS 管和稳压管组成,经过整形的脉冲成为方波信号加到开关电路部分。开关电路由高压 MOSFET 管组成,同时高压 MOSFET 管的另两极接高压或地,通过 FPGA 对脉冲的控制切换不同 MOSFET 管的开关时序从

而得到不同频率、脉宽的高压脉冲信号^[6]。高压脉冲再经过阻抗匹配单元后加到质谱仪的腔体部分,达到控制离子飞行的目的。同时 FPGA 还要输出两路触发信号,触发信号经过驱动电路和阻抗匹配电路后加在不同的采集卡上,触发采集卡进行数据采集。

FPGA 的工作模式有外触发和内触发两种;根据数据帧中的模式字节来定,当模式字节为 0X00 时为内触发模式,当模式字节为 0X01 时为外触发模式。内触发模式下触发信号和高压脉冲信号可同步调节;包括脉冲的延时、频率、宽度、幅值等,外触发模式下,FPGA 以外触发信号为基准调节高压脉冲信号和触发输出信号的延时、频率、宽度、幅值和个数。

3 功能实现

在该系统中,FPGA 要实现的功能主要包括:输出正脉冲、负脉冲信号,控制正常/故障灯亮,根据上位机指令选择触发模式是内触发还是外触发;当 FPGA 是内触发模式时:根据指令设定高压脉冲的延时、频率、宽度和幅值等。当 FPGA 是外触发模式时:根据上位机指令设定触发输出脉冲和高压输出脉冲的延时、频率、宽度、幅值和个数等。

该系统中 FPGA 外部采用 48 MHz 的晶振,经过 FPGA 中 PLL 的倍频和分频后得到 100 MHz 的时钟供脉冲调节使用,所以高压脉冲调节步进是 10 ns。在项目中采用了模块化的设计思想,各路脉冲调节采用并行模式,可同步进行不同调节,用 Verilog HDL 设计语言实现。部分 Verilog 代码如下:

FPGA 模拟串口通信部分代码:

```
Txd_state<=1'b1;
Pulse_delay<={Rcv_data[3],Rcv_data[4]};
Pulse_width<={Rcv_data[5],Rcv_data[6]};
TTL_delay<={Rcv_data[7],Rcv_data[8]};
TTL_width<={Rcv_data[9],Rcv_data[10]};
ADC_delay<={Rcv_data[11],Rcv_data[12]};
ADC_width<={Rcv_data[13],Rcv_data[14]};
Trig_mode<=Rcv_data[15];
Pulse_mode<=Rcv_data[16];
FPGA 模拟串口通信流程如图 2 所示。
```

脉冲调节部分代码:

```
if(Pulse_time_cnt>0)
begin
if(Pulse_frequency_cnt <= Pulse_delay + Pulse_width)
PDP<=1'b1;
else
if(Pulse_frequency_cnt <= Pulse_delay + Pulse_width+10)
PDP<=1'b0;
```

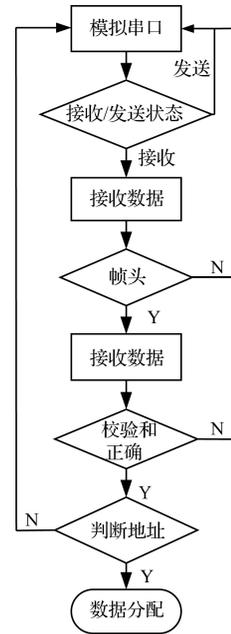


图2 数据收发流程

```
else
PDP<=1'b1;
end
else
PDP<=1'b1;
```

脉冲调节流程如图 3 所示。

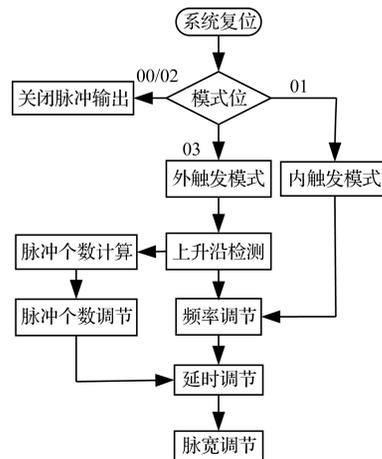


图3 脉冲调节流程

4 实验结果

上位机界面如图 4 所示。可调节高压脉冲的幅值、频率、脉宽、延时、脉冲个数、工作模式等。工作模式有内触发和外触发两种。其他工作参数范围如图 4 所示。图中工作参数范围是仪器正常使用时的范围,不是脉冲电源的可调节范围,为了保护脉冲电源和仪器需要设定脉冲调节的保护范围,否则容易造成电源或仪器损坏。



图4 上位机调试窗口

实验中采用安捷伦示波器进行测试,型号为 DSO-X 3052A,500 MHz 4 GSa/s。图 5~9 中左边沿处的“1”表示示波器 1 通道的波形,“2”表示示波器 2 通道的波形。

如图 5 中 1 通道是内触发脉冲,2 通道是高压正脉冲,脉冲频率都是 10 kHz。高压脉冲宽度是 10 μ s,延时为 0,幅值为 800 V。高压脉冲频率调节范围是:20~30 kHz;脉冲宽度最小可做到 100 ns;幅值最高可做到 4 000 V,延时可根据程序设计范围从 ns 级到 s 级随意调节。高压负脉冲属性同高压负脉冲。

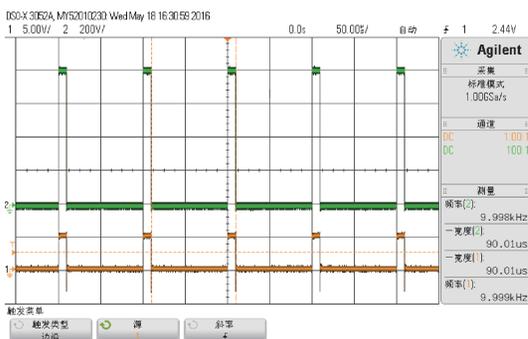


图5 内触发模式高压正脉冲

图 6 中 1 通道是外触发信号,频率为 1 kHz。2 通道是高压负脉冲串,频率为 10 kHz,脉冲宽度为 10 μ s,延时为 0,幅值为 800 V,个数在 1~2 000 范围内可调。高压脉冲串频率调节范围是:1~30 kHz;脉冲串宽度最小可做到 100 ns,幅值可做到 4 000 V;高压脉冲串的延时可根据程序设计范围从 ns 级到 s 级随意调节。高压负脉冲串属性同正脉冲串。

图 7、8 分别为高压脉冲的上升沿和下降沿,从图 5 可以看出在脉冲幅值为 800 V 时上升沿为 35 ns,下降沿为 30 ns,脉冲边沿平滑,无过冲和振铃。以前质谱仪中的高压脉冲上升沿接近 100 ns,容易出现过冲、振铃和抖动等问题,这些都会造成质谱仪分辨率和灵敏度降低。经过本改进的高压脉冲电源在这些方面有了很大改进,大大提高了质谱仪的性能。

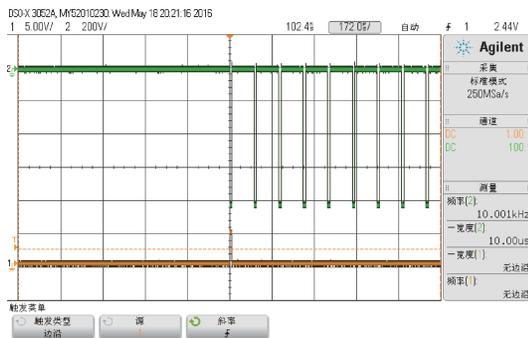


图6 外触发模式高压正脉冲串

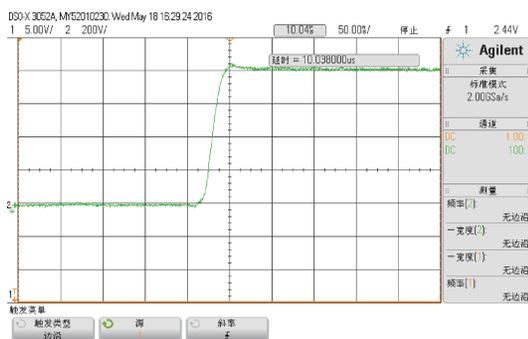


图7 高压脉冲上升沿



图8 高压脉冲下降沿

如图 9 所示为输出给采集卡的尖峰触发脉冲,用来触发采集卡进行信号采集。该触发脉冲频率可根据需要进行调节,边沿平滑、稳定,避免对采集卡造成误触发。

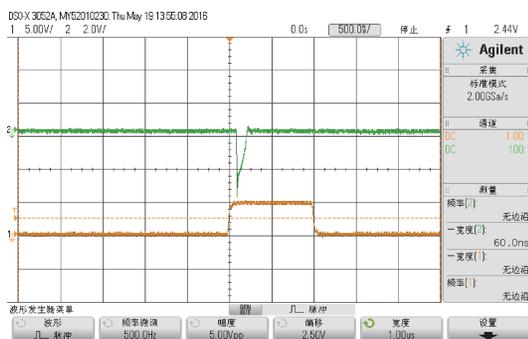


图9 尖峰触发脉冲

5 结论

针对质谱仪的性能要求及 FPGA 的优势提出将 FPGA 做为主控制芯片的高压脉冲电源方案,详细介绍了用于飞行时间质谱仪(TOFMS)的高压脉冲电源控制系统的设计原理及试验结果。设计的高压脉冲电源具有自动控制和上位机监控功能^[9],提高了脉冲电源的自动化水平和技术含量。经过测试和产品应用表明设计的脉冲电源不仅结构简单而且输出稳定,控制系统抗干扰性强、工作稳定可靠。并且 FPGA 可扩展性强,所以本设计中的脉冲电源具有很好的通用性,只需要根据应用要求对 FPGA 编写下载不同的程序便可实现不同的功能需求和控制方式^[10]。

本设计的不足之处是,当脉冲的幅值、频率太高时,电阻、MOSFET 管等元器件发热严重,使用时需要做散热处理,并且对电源的功率有一定要求。

参考文献

- [1] 林一明, 凯旋, 李灵锋, 等. 用于飞行时间质谱仪的高压延时脉冲串发生器的研制[J]. 中国科技论文在线, 2008, 3(6): 27-32.
- [2] 高伟, 黄正旭, 郭长娟, 等. 电子轰击源垂直加速式飞行时间质谱仪的研制[J]. 质谱学报, 2008, 29(4): 209-212.
- [3] 赖俊成. 可控高速高压脉冲电源研究[D]. 哈尔滨: 哈尔滨工业大学, 2010: 22-27.
- [4] 陈满. 基于 FPGA 的高速可变周期脉冲发生器的设

计与实现[J]. 国外电子元件, 2007(3): 35-38.

- [5] 夏宇闻. 从算法设计到硬线逻辑的实现[M]. 北京: 高等教育出版社, 2001: 17-20.
- [6] 钟静宏, 张承宁. 基于脉冲电源的 MOSFET 驱动电路研究及应用[J]. 航空机密制造技术, 2006, 42(3): 57-59.
- [7] 李锦明. 基于 A3P125 的多路数据采集与存储测试系统[J]. 仪表技术与传感器, 2011(2): 77-80.
- [8] 王爽, 胡冬旭. 基于 FPGA 的分布式测控装置设计与应用[J]. 国外电子测量技术, 2015, 34(10): 11-13.
- [9] 严中毅, 李凯. 测量仪器与现代微电子、计算机和软件技术的融合[J]. 电子测量与仪器学报, 2015, 29(5): 631-637.
- [10] 高粱, 李贞晓, 栗保明. 基于 FPGA 的高功率脉冲电源控制系统设计[J]. 火炮发射与控制学报, 2014, 35(4): 25-29.

作者简介

郝慈环, 女, 2010 年于桂林电子科技大学获得硕士学位, 现为广州禾信仪器股份有限公司工程师, 主要研究方向为电子电路相关开发设计、程序设计等。

E-mail: ivymessage@163.com

吕金诺, 男, 1999 年于沈阳大学获得学士学位, 现为广州禾信仪器股份有限公司高级工程师, 主要研究方向为电子电路相关研究开发、程序设计等。

E-mail: jn.lv@hxmass.com