

基于 MicroBlaze 的激光选通成像控制系统

苏晋海 赵德群 段建英 陈鹏宇

(北京工业大学电子信息与控制工程学院 北京 100022)

摘要:激光选通成像是一种基于距离选通的激光主动成像技术,通过在不同时间段上选通 ICCD 接收目标漫反射的激光脉冲进行成像,距离选通控制是整个系统的关键技术。本文以 Xilinx 公司的 Spartan-6 系列的 FPGA 作为主控芯片,利用 Xilinx 公司的 MicroBlaze 微处理器 IP 核和其他外设 IP 核一起,设计了一种可编程片上系统(SOPC),控制 FPGA 选通控制逻辑电路完成对激光成像的选通控制。测试结果表明,该系统能够很好地完成对激光成像的选通控制,并且能够满足激光选通所需的时序要求。

关键词: 激光主动成像; 距离选通; MicroBlaze; SOPC

中图分类号: TN2 **文献标识码:** A **国家标准学科分类代码:** 510.99

Laser-gated imaging system based on the MicroBlaze

Su Jinhai Zhao Dequn Duan Jianying Chen Pengyu

(Electronic Information and Control Engineering College, Beijing University of technology, Beijing 100022, China)

Abstract: Laser-Gated imaging is a kind of laser active imaging technology that based on the range-gated, through gated ICCD receives the reflection of the laser pulse from target at different times to imaging, and range-gated is the key technology of the system. In this paper, using the Xilinx's FPGA that is the series of Spartan-6 as main control chip, and using Xilinx's MicroBlaze microprocessor IP core and other peripherals IP core, designed a kind of system on programmable chip (SOPC) to complete the strobe control of the laser imaging. The test results show that the system can complete the gated control of laser imaging, and can satisfy the timing requirements for the laser gated.

Keywords: laser active imaging; range-gated; MicroBlaze; SOPC

1 引言

激光选通成像是以近红外激光作为照明光源,利用距离选通技术控制脉冲激光器和选通型 ICCD 相机,以时间的先后分开不同距离上的散射光和目标反射光,使由被观察目标反射回来的辐射脉冲刚好在 ICCD 选通工作的时间内到达相机并成像。激光选通成像在保持激光高亮度、高方向性和高单色性等特点的基础上,消除了大部分的后向散射光,提高了图像信噪比,使之成为了目前在夜间低照度条件下对远距离目标最有效的探测成像手段之一^[1-2]。距离选通控制作为激光选通成像的关键技术,逐渐成为了人们研究的热点。目前,常见的选通控制系统大部分都采用 FPGA、CPLD、DSP 等器件来实现^[3-5]。其中, FPGA 作为一种有高主频、高精度、高稳定性的逻辑时序

控制芯片,成为了选通控制系统的主流控制芯片。然而,完全基于 FPGA 的选通控制系统,逻辑设计较为复杂,编程调试不够灵活。通常采用的 DSP+FPGA 和 MCU+FPGA 两种架构又容易造成资源浪费,增加系统设计难度。为了解决这一问题,本文将提出一种基于 MicroBlaze 的选通控制系统,即采用 Xilinx 公司的 Spartan-6 系列的 FPGA 作为主控芯片,内嵌 MicroBlaze 微处理器 IP 核和其他外设 IP 核,构建一个可编程片上系统(SOPC)^[6-8],由 MicroBlaze 软核部分来完成选通算法与参数的灵活控制,用 FPGA 逻辑来完成精密时序与并行信号的输出。本系统在保证选通电路满足高速控制逻辑的同时增加了参数调节的灵活性和可拓展性,不仅降低了电路设计的难度而且充分发挥了 FPGA 作为选通控制主流芯片的优势,满足了选通成像对系统性能的要求。

2 系统方案设计

2.1 激光选通成像原理

激光选通成像是以近红外激光作为照明光源,根据距离选通原理在低照度情况下,对远距离暗小目标的探测成像。激光选通成像系统主要由脉冲激光器、选通型 ICCD 和同步控制电路等构成。具体工作原理如图 1 所示。首先由控制脉冲激光器向目标发射强脉冲,对目标进行照射,然后控制 ICCD 接收目标反射的激光脉冲并进行成像。特别的,当激光脉冲在处于往返途中时,ICCD 选通门关闭,以滤除在大气中的气体分子和悬浮微粒引起的后向散射光。当激光目标反射光到达 ICCD 时,ICCD 选通门开启,让目标反射光进入 ICCD 成像。只要保证 ICCD 选通门的开启时间与激光脉冲保持一致,选通脉冲宽度和激光脉冲宽度足够短,使得 ICCD 形成的目标图像主要与距

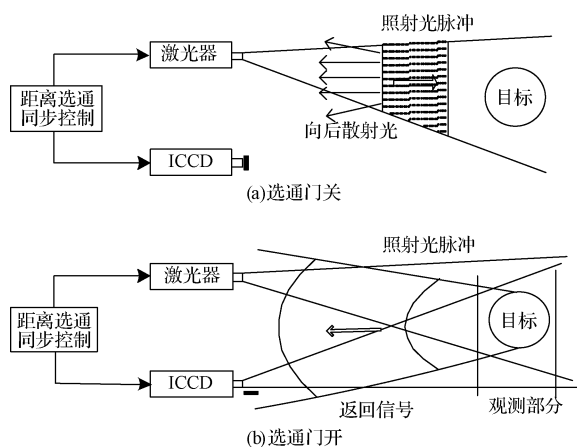


图 1 距离选通成像原理

离选通时间内目标附近的反射光有关,就能消除大部分的后向散射光,进而大大提高图像的信噪比^[1-2]。

2.2 MicroBlaze 的体系结构以及开发流程

MicroBlaze 软核处理器^[9]是 Xilinx 公司针对其 FPGA 器件优化的功能强大的 32 位微处理器软核,是目前最快的软核处理器解决方案。MicroBlaze 软核处理器采用 RISC(reduced insrtction system computer)架构和哈佛总线结构的独立 32 位数据和指令总线,能够高速执行和访问片上存储器和片外存储器上的程序与数据。

它具有以下基本特征:

- 1) 32 个 32 位通用寄存器和 2 个专用寄存器(程序计数器和状态标志寄存器);
- 2) 32 位指令系统,支持 3 个操作数和 2 种寻址方式;
- 3) 分离的 32 位指令和数据总线,符合 IBM 的 OPB 总线规范(与外设相连接的低速总线);
- 4) 通过本地存储器总线(LMB)直接访问片内存储器(BRAM);
- 5) 具有高速的指令和数据缓存,三级流水结构(取址、译码、执行);
- 6) 具有硬件调试模块(MDM);
- 7) 带 8 个输入和输出快速链路接口(FSL)。其结构如图 2 所示。

基于 MicroBlaze 的 SPOC 系统开发^[10-11],主要包括硬件电路设计和应用程序开发两部分,并且这两部分可以同时进行。其中硬件电路设计又包括片上系统硬件平台的搭建和 FPGA 逻辑电路的设计。Xilinx 公司为用户提供了方便快捷的开发工具包,包括 ISE、XPS 和 SDK 等,主要开发工具的作用以及开发流程^[12]如图 3 所示。

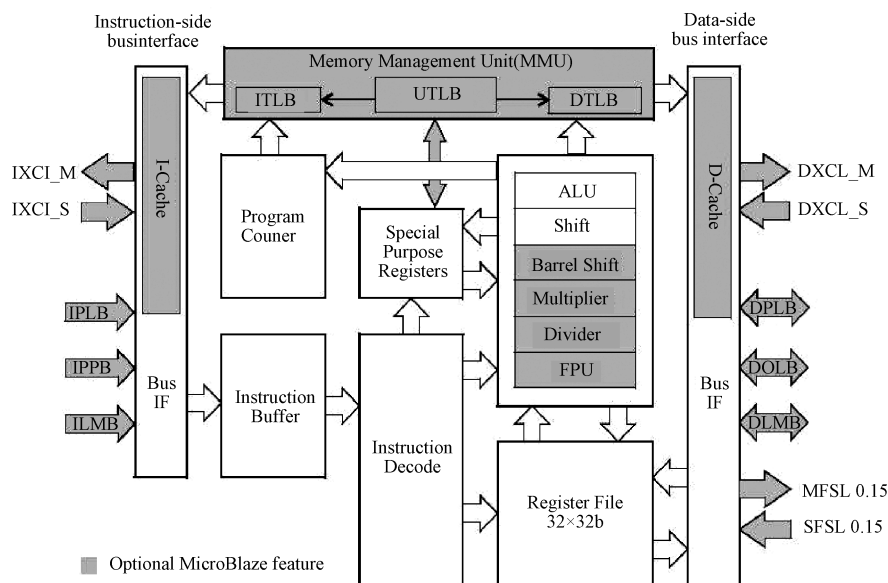


图 2 MicroBlaze 内部结构

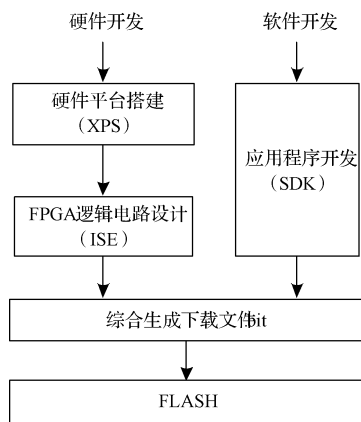


图3 MicroBlaze 开发流程

2.3 方案设计

本文采用 Xilinx 公司的 Spartan-6 系列的 FPGA (XC6SLX100T_FGG676) 作为主控芯片, 搭载 MicroBlaze 软核处理器和相关外设 IP 核一起构建一个 SOPC 片上系统, 由 SOPC 作为主控单元, 通过网络与上位机通信, 接收解析上位机指令, 通过内部总线控制 FPAG 选通控制逻辑电路实现对激光成像的选通控制^[12-14], 系统总体设计原理如图 4 所示。

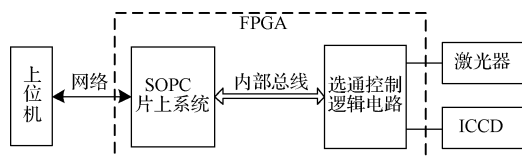


图4 系统总体设计原理

3 基于 MicroBlaze 的 SOPC 系统设计

基于 MicroBlaze 的 SOPC 片上系统的设计包括系统硬件平台的搭建和应用软件开发两部分。

3.1 SOPC 系统硬件平台搭建

SOPC 系统组成如图 5 所示, 本文 SOPC 以 MicroBlaze 软核作为核心处理器, 主频为 50 MHz 在总线上挂接 UART、MAC、MDM、FLASH 以及 BRAM 等控制接口 IP 核。其中 UART、MDM 分别连接外部 RS232、JTAG 接口, 主要用于系统调试使用; MAC 连接外部以太网接口, 实现与上位机软件的网络通信; FLASH 接口用于执行程序的读写操作; 特别的, 本系统挂接 BRAM 接口, 连接 FPAG 选通控制逻辑电路, 通过自定义 BRAM 接口片选/地址分配实现 SOPC 系统与 FPAG 选通控制逻辑电路的内部通信。

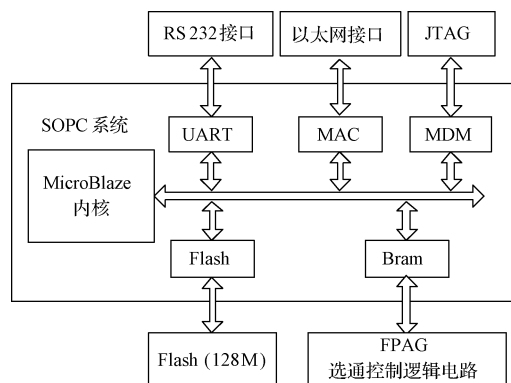


图5 SOPC 系统组成

利用 XPS 工具包对 SOPC 系统硬件平台进行搭建, 其结果如图 6 所示。

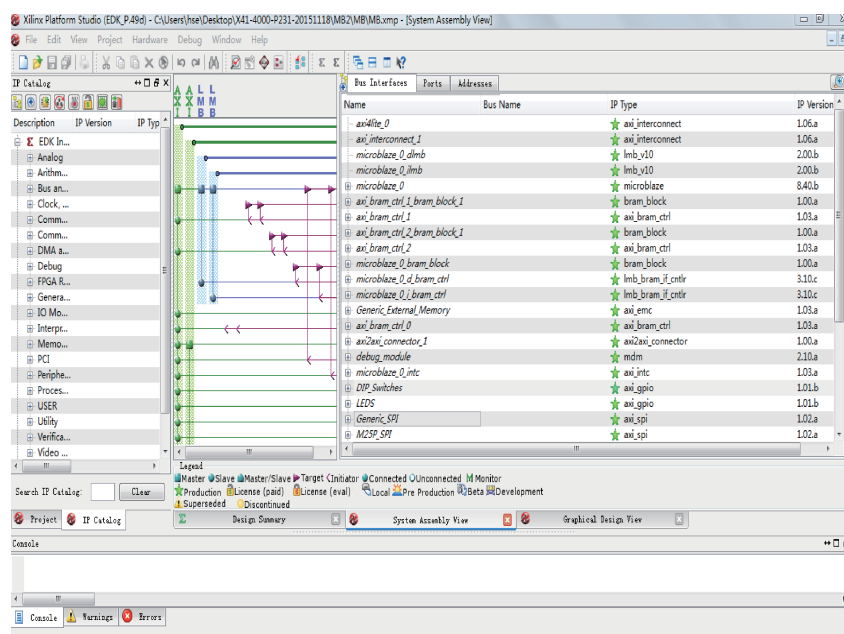


图6 XPS 主显示窗口

3.2 SOPC 系统应用程序开发

根据系统方案,SOPC 系统软件平台主要是作为一个下位机通过网络与上位机通信,解析上位机指令,控制选通逻辑电路输出相应选通控制信号,完成对激光成像的选通控制。所以,设计 SOPC 软件控制流程如图 7 所示。

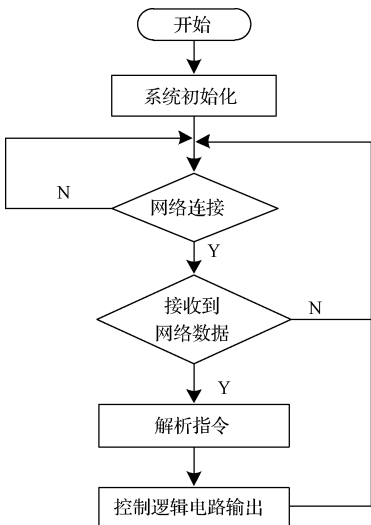


图 7 SOPC 软件控制流程

4 FPGA 选通控制逻辑电路设计

距离选通是激光选通成像的关键技术,对输出时序逻辑信号有较高要求,本系统在 FPGA 逻辑程序部分设计专用的选通控制逻辑电路,通过 BRAM 控制接口 IP 核与 MicroBlaze 软核通信,并对片选地址进行了重新的分配和定义。选通控制逻辑电路和自定义分配地址如图 8、表 1 所示。

表 1 自定义分配地址

基地址	偏移地址	定义
0x41390000	0x0014	继电器 1 控制
0x41390000	0x0018	ICCD 增益控制
0x41390000	0x001c	脉宽设置(激光器/ICCD)
0x41390000	0x0020	频率设置(激光器/ICCD)
0x41390000	0x0024	延时设置(激光器/ICCD)
0x41390000	0x0028	激光器功率设置
0x41390000	0x002c	继电器 2 控制

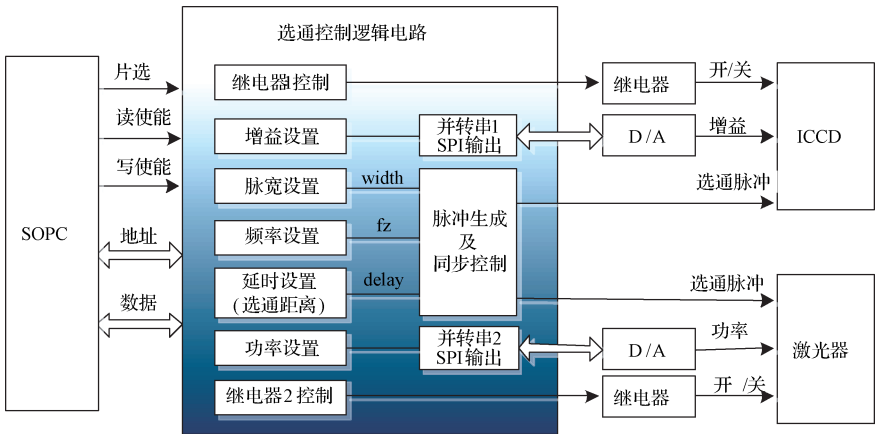


图 8 选通控制逻辑电路

5 测试结果与分析

实验过程中,利用示波器对控制系统激光器和 ICCD 输出选通脉冲进行了实时监测,测试数据包括激光选通脉宽、ICCD 选通脉宽以及两者的相对延时。选通脉宽对应着成像的目标距离,相对延时对应着选通成像的景深范围。其中,距离和景深参数由上位机设定,激光器和 ICCD 选通脉冲由控制板输出。测试数据结果如表 2 所示。

与表 2 相对应的输出波形结果如图 9 所示。

从测试数据可以看出,本系统能够正确接收、解析上位机指令,准确输出控制脉冲的脉宽及延时参数。并且从输出波形结果可以看出,本系统输出的脉冲波形抖动和毛刺很少,能够满足激光选通对选通脉冲稳定性的要求。

表 2 测试数据结果

序号	距离/ m	景深/ m	激光器选 通脉宽/ns	ICCD 选通脉宽/ns	相对 延时/ns
1	7.5	150	500	500	50
2	7.5	600	500	500	1 200
3	180	150	500	2 000	50
4	660	600	500	2 000	4 500

另外,本系统通过上位机对选通成像的图像结果进行实时采集、显示与存储,其中对 500 m 电线塔和 800 m 居民楼的成像结果如图 10 所示。

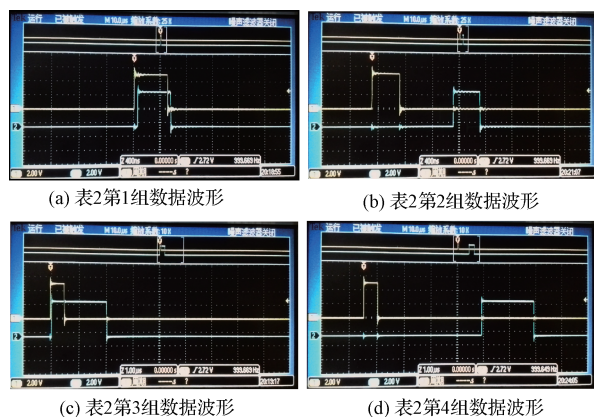


图9 输出波形结果

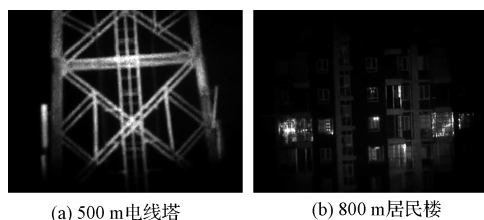


图10 选通成像结果

由上图可以看出,本系统能够在夜间低照度条件下对远距离目标进行清晰成像,图像信噪比较高。达到了本系统预期的设计目的。

6 结 论

本文采用 MicroBlaze 微处理器 IP 核和相关外设 IP 核,共同构建了一个 SOPC 片上系统,由 SOPC 作为主控单元,连接上位机与 FPGA 选通控制逻辑电路。实现了由上位机发送控制指令及参数,SOPC 单元接收、解析,并控制 FPGA 选通控制逻辑电路输出指定时序参数选通控制脉冲的控制过程。由于本系统选通控制电路由 FPGA 逻辑电路设计实现,从而保证了激光选通对系统输出时序脉冲的高精度和高稳定性的要求。此外,由于构建了 SOPC 片上系统,从而增加了系统设计的灵活性,降低了系统设计难度,为系统后续功能的拓展提供了可能。

参 考 文 献

[1] 朱平安,胡春生.一种基于距离选通方法的激光主动成像系统研究[J].电脑知识与技术,2011,7(11):2645-2646.

[2] 王冬梅,张涛,闫丰.基于距离选通的激光主动照明技术的研究[J].微计算机信息,2006,22(19):48-50.

[3] 何杉,周燕,范松涛,等.基于 FPGA 的距离选通同步控制电路设计[J].红外与激光工程,2008,37(增刊):178-181.

[4] DAVID O, NORMAN S, WEIZER B. Range gated active night vision system for automobiles[J]. APPLIED OPTICS, 2006, 45(28):7248-7254.

[5] 赵岩,翟百臣,王建立,等.激光距离选通成像同步控制系统的设计与实现[J].红外与激光工程,2005,34(5):526-529.

[6] 胡志海,王德君,赵巧云,等.基于 SOPC 的便携式智能图像采集系统设计[J].仪器仪表学报,2010,31(2):371-376.

[7] 刘仁伟.基于 SOPC 的嵌入式系统设计[D].西安:电子科技大学,2007.

[8] 张松,李筠.FPGA 的模块化设计方法[J].电子测量与仪器学报,2014,28(5):560-565.

[9] Xilinx Inc. Microblaze Processor Reference Guide Embedded Development Kit EDK 12.1[Z]. 2010.

[10] 赵泽才,常青.基于 MicroBlaze 的嵌入式系统设计[J].现代电子技术,2006,29(10):56-57.

[11] 杨强浩.基于 EDK 的 FPGA 嵌入式系统开发[M].北京:机械工业出版社,2008.

[12] 李洋,禹卫东,胡晓,等.基于 FPGA 的千兆以太网数据传输系统设计[J].电子测量技术,2015,38(10):72-77.

[13] 王永伟,刘岩俊.嵌入式网络控制系统设计与实现[J].国外电子测量技术,2014,33(9):50-53.

[14] 高一沅,黄春晖.基于 MicroBlaze 的以太网通信系统平台设计的研究[J].现代电子技术,2007,30(17):29-31.

作 者 简 介

苏晋海,1990 年出生,在读硕士研究生。主要研究方向为通信工程、数字图像处理。

赵德群,1974 年出生,工学博士,副教授。主要研究方向为神经网络与模式识别、信号与图像处理。

段建英,1989 年出生,在读硕士研究生。主要研究方向为通信工程、数字图像处理。

陈鹏宇,1993 年出生,在读硕士研究生。主要研究方向为通信工程、数字图像处理。

E-mail:1522357906@qq.com