

基于 FPGA 的数字温度计设计*

王庆春¹ 何晓燕²

(1. 安康学院 电子信息技术研究中心 安康 725000; 2. 安康学院 数学与统计学院 安康 725000)

摘要:为了采用 FPGA 技术开发出低成本的温度测量系统,通过分析数字温度传感器 DS18B20 的单总线通信协议,严格按照传感器的通信时序要求,使用有限状态机(FSM)设计出了 DS18B20 的单总线通信控制器(IP 核)。并以此单总线控制器为核心在 EP2C8Q208C8 FPGA 开发板上开发出了完整的温度测量与显示系统,最终的测试结果表明,所设计的单总线控制器不但能够稳定驱动 DS18B20 进行温度参数的测量,而且在 FPGA 片上构建的测温系统硬件实现代价低到了 410 个逻辑单元、完成一次温度测量的用时也只有 754.7 ms。

关键词:FPGA;DS18B20 温度传感器;有限状态机;数字温度计

中图分类号: TN06 **文献标识码:**A **国家标准学科分类代码:** 510.8040

Design of digital thermometer based on FPGA

Wang Qingchun¹ He Xiaoyan²

(1. Electronic Information Technology Research Center, Ankang University, Ankang 725000, China;

2. School of Mathematics and Statistics, Ankang University, Ankang 725000, China)

Abstract: In order to develop a low cost temperature measurement system based on FPGA, through analyzing the 1-wire bus communication protocol of digital temperature sensor DS18B20 in this paper, strictly according with the communication timing requirements of sensors, the 1-wire bus communication controller (IP core) had been designed with finite state machine (FSM). Moreover, the 1-wire bus controller core and other modules form a complete temperature measurement and display system on EP2C8Q208C8 FPGA development board, the final test results show that the 1-wire bus controller not only can drive the DS18B20 stably to measure the temperature, and the temperature measurement system based on FPGA in the hardware implementation cost low to 410 Logic Elements (LEs), a temperature measurement time only 754.7ms.

Keywords: field programmable gate array(FPGA); DS18B20 temperature sensor; FSM; digital thermometer

1 引言

达拉斯半导体公司(Dallas Semiconductor)生产的智能数字温度传感器 DS18B20,不但功能完善而且要求的组网硬件开销极小。由于采用了特殊的单总线(1-Wire)通信技术,在给使用者带来很大方便的同时也使得单总线的控制时序变得较为复杂。因此,针对 DS18B20 温度传感器的 1-Wire 总线通信控制器(MCU/FPGA)设计就面临着较大的困难。在现有参考文献中^[1-5],大多数的单总线控制器都采用了微控制器(micro controller unit, MCU),通过基于微控制器的软件编程来实现 DS18B20 的单总线通

信,虽然这种使用软件(微程序)形式的单总线控制器设计技术成熟,但是使用了整个通用微控制器的资源,所以最终的硬件实现代价较高。近年来,也出现了一些使用 FPGA 器件来替代 MCU 的应用设计方案^[6-8],充分利用 FPGA 的片内资源构建出满足某种通信协议要求的专用总线控制器,由于这种设计是采用数字逻辑电路的定制解决方案^[9-10],往往针对具体设计目标进行过总线控制器的结构优化,因此不但具有较高的速度和更好的稳定性能,也具有更低的硬件实现代价。

因此,文中依据数字温度传感器 DS18B20 的 1-wire 总线通信时序要求,简化了 DS18B20 的单总线数据读写

收稿日期:2017-02

* 基金项目:陕西省教育厅科研项目(14JK1018)、安康学院研究项目(JG08103)资助

操作过程,进一步完成了单总线控制器的逻辑设计和功能验证,并在FPGA开发板上对整个数字温度计系统的主要性能指标进行了实验测试。

2 数字温度计的系统组成

使用单个 DS18B20 组成的数字温度计系统结构如图 1 所示,整个系统的外围硬件只有 DS18B20 温度传感器和温度显示终端,单总线(1-wire)通信控制器、数据处理和显示驱动模块^[8,10]都是在 FPGA 芯片内部构建的功能逻辑单元。在这个数字温度计的系统中,单总线通信控制器是整个系统的设计关键,它需要在充分理解 DS18B20 工作原理和单总线协议的基础上,严格按照传感器的通信时序要求,使用有限状态机(FSM)准确设计出低成本单总线通信控制器,来驱动 DS18B20 进行温度测量;并正确读出传感器的实时测量值,再进一步经过数据处理模块的正负值识别和十进制数据转换后,就可以同时送给 LCD 屏显示和数码管驱动模块,最终实现测量温度值的数码管和液晶屏(LCD1602)的实时显示。

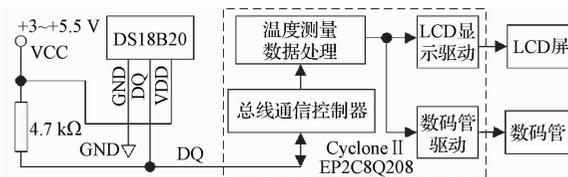


图 1 数字温度计的系统结构

3 DS18B20 的总线通信时序

3.1 总线操作协议

DS18B20 数字温度传感器的所有功能都是通过单总线数据通信而得以实现,因此单总线规定了严格的操作协议^[11-12],任何一次完整的总线通信总是从总线初始化过程(主机复位和从机应答)开始;紧接着是 ROM 操作指令的发布,而且只有 ROM 指令成功执行后,才可以进行 DS18B20 的存储器或功能操作指令的发布,最后才是总线的通信,单总线的数据通信过程如图 2 所示。

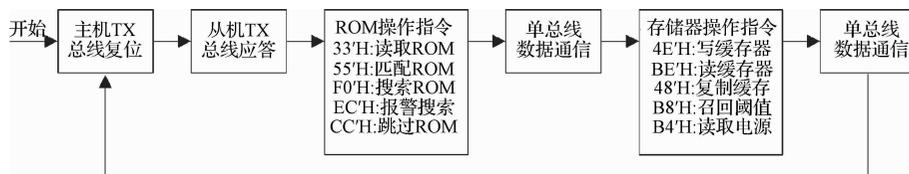


图 2 DS18B20 的单总线数据通信过程

在图 2 所示的 DS18B20 单总线数据通信过程中,上位机(主机)的总线复位脉冲和从机(DS18B20)的总线应答脉冲组成总线的初始化过程;如果总线的初始化成功,就由主机根据需要在总线上发布 5 条 ROM 操作指令中的一条对应指令,这 5 条 ROM 指令中只有 CC'H(跳过 ROM)不需要相应的总线读写操作;而其余 4 条 ROM 指令发布后紧接着就是或简或繁的总线数据读写过程。单总线系统在完成 ROM 操作指令后,接着开始执行 6 条存储器或功能操作指令中的某一条指令,和前面的 ROM 操作指令一样,主机在总线上发布完存储器操作指令后,紧接着就是和该条指令对应的总线读写操作过程,在这 6 条存储器指令中,只有 44'H(温度转化)指令不需要后续的总线数据读写,它的作用仅仅在于启动 DS18B20 内部的温度测量单元开始一次完整的温度测量;并把测得温度数值写回到存储器(缓存器)中,以等待主机的数据读取。当然,上面所述过程是一次完整总线操作,而在实际的应用中,完全允许主机(上位机)在任何时刻通过主动发起总线复位来终止本次的总线通信过程,而重新开始新一次的总线通信。

3.2 总线的初始化时序

DS18B20 的单总线通信时序在形式上虽然比较复杂,但是所有的总线操作过程都是总线初始化、总线写数据和

总线读数据这 3 个基本总线操作的组合。因此,单总线通信的成功与否在很大程度上取决于总线初始化、读总线和写总线操作时序的准确性。在 DS18B20 单总线的通信协议中,每次完整的总线通信总是从初始化开始的,总线的初始化过程虽然不具有数据通信的能力,但是总线的初始化可以唤醒挂载在总线上的所有从机(DS18B20)而为一次总线通信的到来做准备;并能根据从机的应答脉冲识别出从机是否已经完成总线通信的准备过程。DS18B20 总线的初始化时序如图 3 所示,由一个持续时间为 480~960 μs 的主机复位低脉冲和一个持续时间为 60~240 μs 的从机应答低脉冲组成^[13]。

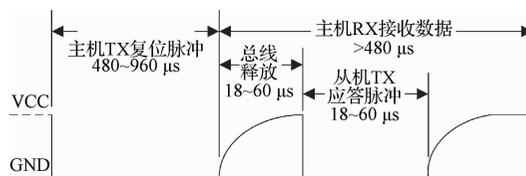


图 3 DS18B20 单总线的初始化时序

3.3 总线的写操作时序

在 DS18B20 的总线通信协议中,上位机(FPGA/MCU)要给总线上的从机(DS18B20)发布指令,就要主机通过写总线操作来完成主从数据通信。在图 4 所示的

DS18B20 单总线写操作时序中,主机每完成 1 位(bit)数据的写操作就形成一个写总线时隙;总线协议要求每个写时隙不小于 $60\ \mu\text{s}$,并且在写时隙之间要有一个大于 $1\ \mu\text{s}$ 的总线释放(高电平)间隔。在总线的写时序中存在写“0”时隙和写“1”时隙,而且总线的写时隙总是从主机拉低总线开始,总线被拉低 $15\ \mu\text{s}$ 后,从机(DS18B20)就进入总线数据采样区,因此在这个采样区要保证总线数据的稳定。在总线的写“0”时隙中,总线被拉低的持续时间不能大于 $120\ \mu\text{s}$,这是由于如果低电平持续时间过长会引起从机(DS18B20)的复位误触发^[13];同理,在总线的写“1”时隙中,总线拉低的持续时间要介于 $1\sim 15\ \mu\text{s}$ 之间,持续时间过小不能触发从机的数据采样;而持续时间过长(大于 $15\ \mu\text{s}$)可能会带来从机的数据采样错误。

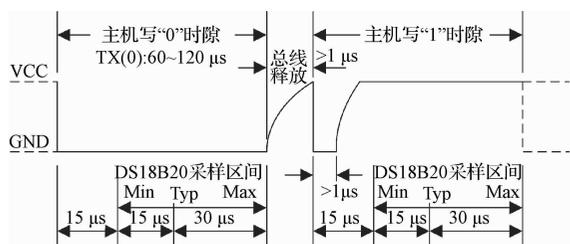


图4 DS18B20 单总线的写时序

3.4 总线的读操作时序

上位机(FPGA/MCU)要从总线上的从机(DS18B20)获取传感器测量到的温度参数,就需要通过读总线操作来完成从机数据的读取。DS18B20 单总线读操作时序如图 5 所示,总线的读时序和写时序相似;主机完成一位(bit)数据的读操作就组成一个读总线时隙;所要求的读时隙也不小于 $60\ \mu\text{s}$,并且在读时隙之间也要有一个大于 $1\ \mu\text{s}$ 的总线释放(高电平)间隔。总线的读时序也包含读“0”时隙和读“1”时隙,而且总线的读时隙总是从主机拉低总线开始,总线被主机拉低 $1\ \mu\text{s}$ 以上的时间后就释放总线而把总线控制权交由从机在总线上发布数据,同时主机要在总线被拉低后 $15\ \mu\text{s}$ 时间内完成总线读数据的采样^[11]。这就要求在总线的读时隙中,总线被主机拉低 $1\ \mu\text{s}$ 后要能及时释放总线而让从机把数据写上总线;确保主机在读数据采样期间总线数据已经达到稳定,使主机准确读出从机写到总线上的数据。

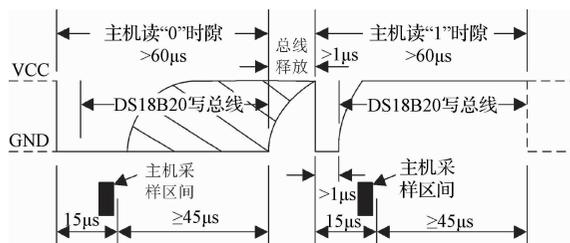


图5 DS18B20 单总线的读时序

4 DS18B20 的单总线通信模块设计

基于 FPGA 应用设计技术,使用 DS18B20 组成数字温度计的关键在于单总线通信控制器的设计,只有严格按照传感器通信时序构建的上位机总线控制器才能成功地指挥从机(DS18B20)完成相应的操作,并能从传感器中准确读出温度测量值^[14]。在图 2 所示的 DS18B20 单总线通信过程中,给出了 DS18B20 温度传感器所有的操作指令。但是,在实际的 DS18B20 应用设计中往往会根据具体的设计目标来简化这些操作指令,完成一个具体的温度测量任务并不需要传感器执行完所有的 ROM 操作指令和存储器操作指令。文章中的设计任务是使用单个 DS18B20 传感器组成数字温度计;因此,用于识别、搜索总线传感器的 ROM 操作指令就可以只执行跳过 ROM 指令(44'H),最后的传感器操作指令简化后,只需要保留跳过 ROM、启动温度转化和读取温度缓存器这 3 条操作指令,而由这 3 条指令组成两次完整的总线操作来完成温度参数的测量:1)唤醒 DS18B20 执行一次温度转化(测量)并更新温度缓存器;2)命令 DS18B20 把上一次测量出的温度值发布到总线上以供上位机读出(读缓存器),如果总线控制器重复执行这两个总线操作过程,就可以控制单个 DS18B20 温度传感器完成温度的实时测量与数据读出。针对本设计任务,简化后的 DS18B20 单总线操作过程如图 6 所示。

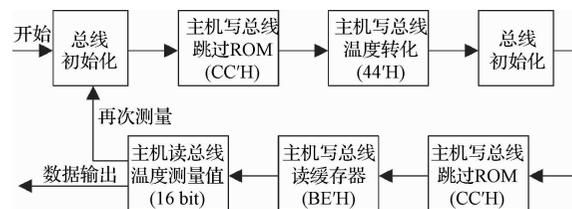


图6 DS18B20 的简化单总线操作

单总线温度传感器(DS18B20)的通信协议包含了器件所支持的所有功能操作,针对具体的设计目标;总线的操作过程可以大幅度简化,特别是基于 FPGA 的总线控制设计中,操作简化就意味着硬件代价的降低。因此,根据图 6 所示的单总线简化操作过程,采用硬件描述语言设计出有限状态机(FSM)来实现单总线的数据通信,要求在有限状态机设计中要严格遵循上文中所描述的总线初始化时序、总线写时序和总线读时序的时间参数要求,据此设计的单总线控制器状态迁移如图 7 所示。

图 7 所示的状态迁移图实际上包含了总线初始化、写总线和读总线 3 个基本的操作过程,DS18B20 的单总线在进行数据通信时都是这 3 个总线状态转换的多次重复,只不过单总线通信是一个串行数据系统,在完成多字节数据的读写过程中需要设置较多的状态跳转分支。在总线控制器设计中,要完成单个 DS18B20 传感器的数据通信,就需要上位机(总线控制器)通过单总线对从机(DS18B20)

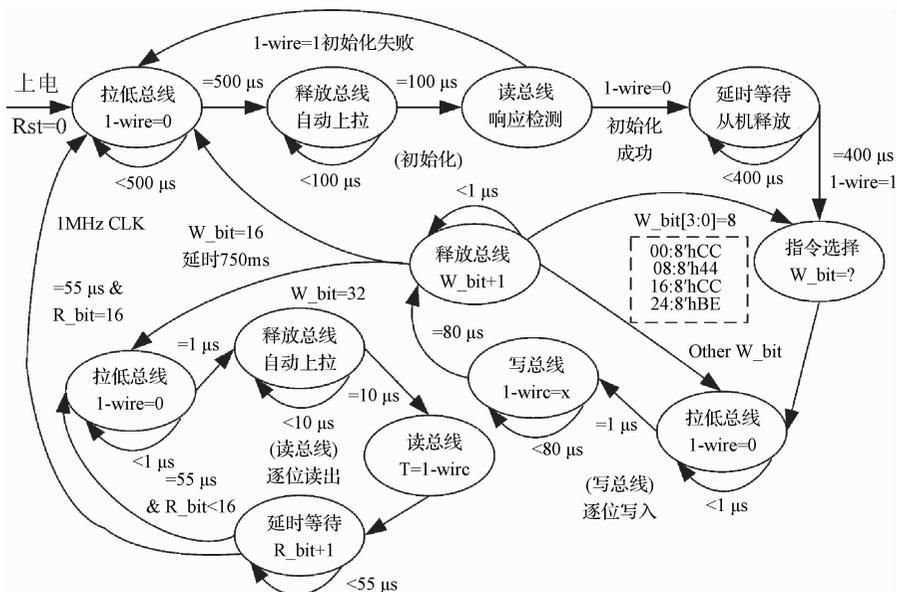


图7 单总线控制器的状态迁移

依次完成4个字节(32位)的操作命令的写任务;因此,在图7所示的状态迁移图中设置有写位计数器(W_bit),控制器每完成1位数据写操作后,除了写位计数器自加1外,还要根据写位计数值来判断下一状态的迁移方向:首先,如果写位计数到32(W_bit=32)时,就表明主机的写指令(4个字节)操作全部完成,接下来状态机应该跳转到读总线操作;当W_bit=16时,就表明主机完成了一次完整的总线操作(写完8'hcc和8'h44指令),接下来应该重新一次初始化准备下一次的总线操作,在此需要有750ms以上等待后才能跳转到下一状态,这是因为器件的测温单元完成温度转化(测量)所需的最长时间为750ms(12bit精度);而当W_bit[3:0]=8时,表明主机完成了1个字节的写操作,下次的写总线应该从新的一条操作指令开始;W_bit计数为其它值时,就表明主机正在写一条操作指令的过程中,下一次继续写当前字节的下一位数据。同理,在总线操作读状态的跳转中,要连续读取2个字节数据(R_bit=16)后,才能读出一个完整的温度数据,而后就可以开始下一次温度测量与读取。

5 数字温度计的设计验证

按照图1所示的数字温度计系统结构,使用Quartus II 9.1开发工具完成单总线控制器模块、温度数据处理模块、LCD屏驱动模块、数码管驱动模块的设计描述和工程编译后,最后在Altera Cyclone II EP2C8Q208C8至芯FPGA开发板进行了数字温度计的设计验证,最终的测试运行效果如图8所示,测试结果表明:数字温度计测温系统中的单总线控制器模块的实现代价只占用165个逻辑单元;测量数据处理模块占用41个逻辑单元;数码管驱动模

块占用60个逻辑单元;LCD屏驱动模块占用144个逻辑单元;整个DS18B20数字温度计在FPGA芯片上的实现代价仅仅为410个逻辑单元,同时数字温度计完成1次温度测量(12bit精度)的最短耗时也低至754.7ms。



图8 数字温度计的运行效果

6 结论

文中基于FPGA技术设计的数字温度计,由于针对了具体的设计目标简化了DS18B20单总线的操作指令系统,使单总线控制器虽然丧失了部分功能却得到了简单化的逻辑结构;加之,后端数据处理与显示驱动模块的并行加速,导致最后得到数字温度计系统具有了极低硬件实现代价和较高的测量速度。而且,文中设计的DS18B20单总线控制器逻辑模块很容易在FPGA应用设计中进行并行扩展移植,如果同时使用多个单总线控制器也就很容易驱动多个DS18B20温度传感器进行多点的分布式温度测量^[14],因此该设计具有较广泛的应用前景和实用价值。

参考文献

[1] 张海龙. 基于DS18B20的单片机测温系统[J]. 电子

- 制作, 2016(11):25-25.
- [2] 李玮瑶, 王小辉. 基于 DS18B20 的关联型温度检测系统的设计与实现[J]. 电子设计工程, 2015, 23(15): 93-95.
- [3] 付艺豪, 许建明, 李忠. 基于 DS18B20 的数字温度计设计[J]. 电子世界, 2016(4):187-188.
- [4] 王丽娟, 张健胜, 黄建春. 基于 DS18B20 温度传感器的锅炉温度控制系统设计[J]. 湖南文理学院学报:自然科学版, 2016, 28(3):45-47, 61.
- [5] 王响, 白金柯, 王志鹏. 一种基于 DS18B20 的温度采集系统设计[J]. 电子设计工程, 2015, 23(18): 90-92.
- [6] 张松, 李筠. FPGA 的模块化设计方法[J]. 电子测量与仪器学报, 2014, 28(5):560-565.
- [7] 王爽, 胡冬旭. 基于 FPGA 的分布式测控装置设计与应用[J]. 国外电子测量技术, 2015, 34(10): 11-13, 15.
- [8] 王庆春, 何晓燕. 基于 FPGA 的温湿度测量系统设计[J]. 电子测量技术, 2016, 39(12):113-117.
- [9] 王春玲, 王美红, 宁崇森 等. 基于 DS18B20 的小环境温度测温控制的 FPGA 实现[J]. 泰山学院学报, 2014, 36(3):10-12.
- [10] 王阳, 厉洋. 基于 FPGA 的数字温度测量仪设计与实现[J]. 电子技术, 2012, 39(6):69-71.
- [11] 陈力刚, 鄧红魁, 张荣献, 等. 单总线器件 18B20 开发实例[J]. 山西地震, 2013, 1(3):35-37.
- [12] 陈伟军, 唐军, 李清. 基于 DS18B20 的温度测量系统设计[J]. 数字技术与应用, 2016(8): 183-185.
- [13] Programmable Resolution 1-Wire Digital Thermometer [DB/OL], <https://datasheets.maximintegrated.com/en/ds/DS18B20.pdf>.
- [14] 杨伟才. 基于 DS18B20 的多点温度测量系统研究[J]. 山东工业技术, 2016(24):266-266.

作者简介

王庆春, 1972 年出生, 安康学院电子与信息工程学院副院长、副教授, 主要研究方向为视频图像处理与电子系统设计。

E-mail: wqc328@126.com; wqc@aku.edu.cn