

微波着陆信号模拟器设计与实现

唐 曦¹ 李文海²

(1. 海军航空大学研究生四队 烟台 264001; 2. 海军航空大学科研部 烟台 264001)

摘 要:为对某型机微波着陆设备进行测试与维修,提出了一种微波着陆信号模拟器的设计方法。首先简要介绍了微波着陆系统的基本原理和信号格式,并讨论了 DPSK 调制的具体实现方法。然后采用 FPGA 根据上位机参数设置合成微波着陆基带数字信号,经 D/A 转换后输出到 IQ 调制模块与载波混频,上变频为射频信号。最后对射频信号进行滤波和增益控制后输出。为方便对信号模拟的控制,在 Lab Windows/CVI 平台上开发了上位机软件,可灵活地对模拟信号类型、频率通道、模拟方位角和输出功率等进行设置。采用示波器和频谱仪对输出信号进行了测试,测试结果表明其各项参数都能达到设计要求。同时该设计方法减少了模拟环节、精简了硬件结构,且控制更加灵活。

关键词:微波着陆系统; DPSK; FPGA; Lab Windows/CVI

中图分类号: TN742 **文献标识码:** A **国家标准学科分类代码:** 510.1020

Design and implementation of microwave landing signal simulator

Tang Xi¹ Li Wenhai²

(1. Graduate Student Team Four, Naval University of Aeronautics, Yantai 264001, China;

2. Department of Scientific Research, Naval University of Aeronautics, Yantai 264001, China)

Abstract: In order to test and repair a kind of Microwave Landing Equipment, a design method of Microwave Landing signal simulator is proposed. Firstly, the basic principle and signal format of microwave landing system are briefly introduced, and the concrete realization method of DPSK modulation is discussed. And then use FPGA to synthesize the Microwave Landing baseband digital signal which is set according to the parameter of the host computer. After conversion by DAC, it is input to the IQ modulation module to up converting to RF signal. Finally, the RF signal is output after filtered and the gain. In order to facilitate the control of analog signals, the PC software developed on the Lab Windows/CVI platform has the flexibility to set the analog signal type, frequency channel, analog azimuth and output power. The output signal is tested with oscilloscope and spectrum analyzer. The test results show that the parameters can meet the design requirements. And the design method reduces the analog link, streamlining the hardware structure, and control more flexible.

Keywords: microwave landing system; DPSK; FPGA; Lab Windows/CVI

0 引 言

微波着陆系统(microwave landing system,MLS)是一种全天候精密进场着陆系统,为飞机的安全着陆提供精确的制导信息。MLS 基于时间基准波束扫描原理工作,飞机相对于跑道的相对位置信息由空中导出,地面台站在其覆盖区域内发射时间基准波束扫描信号,机载设备根据接收到的往、返扫描脉冲的时间差便得出其所处位置^[1]。保证机载微波着陆设备处于一个良好性能状态对于飞机

的安全着陆具有重要意义,因此需对其进行经常性的检测和维护。

微波着陆信号模拟器用于检测机载微波着陆设备,其模拟产生微波着陆地面台站发射的空中信号,传统微波着陆信号模拟器主要采用中频信号模拟器模式。随着微电子技术^[2-4]的高速发展,人们提出“FPGA+IQ 调制”形式微波着陆信号模拟器的设计方法^[5-11],其去掉了中频信号处理这一模拟环节,精简了硬件结构,但并没有对上位机软件进行有效的设计,不能很好地满足微波着陆信号灵活

控制模拟的需求。文献[12]提出了基于函数发生器方式的微波着陆信号模拟器设计方法,由上位机根据需求合成微波着陆信号数据并下载到 EEPROM 中,采用 FPGA 依特定的时序读取存储器中的数据以模拟产生微波着陆信号。该方法充分利用了计算机强大的数字计算功能,具有控制方便灵活的优点,但是仅设计了 3 种单一的微波着陆功能信号,未考虑全信号周期信号等的模拟生成。为克服上述问题,提出了基于 FPGA 的微波着陆信号模拟器设计方法,采用 Verilog HDL 语言编写合成各种微波着陆信号的功能模块,在 Lab Windows/CVI 平台上设计了上位机软件,上位机通过按一定时序调用各信号功能模块可方便、灵活地合成各种微波着陆信号。

1 微波着陆信号模拟器的总体设计

1.1 微波着陆系统简介

微波着陆系统由地面台组和相应的机载设备组成。地面台组由分布在跑道附近的方位台、仰角台、拉平台、反方位台等设备组成,信号采用时分多路复用技术编排而成,依时序将具有制导功能的信号和数据传输功能的信号放在同一频率上发射。机载设备接收到地面台信号后,结合微波着陆信号的特有格式可解算出飞机相对于跑道的位

置。测角原理:微波着陆系统测角基于时间基准波束扫描技术,如图 1 所示,地面设备向空中辐射一个很窄的扇形波束,并在其覆盖范围内不断往返扫描,机载设备根据接收到的往、返扫描脉冲信号的时间差,结合时间-角度转换公式便可计算出飞机的方位角。由于各角度制导信号的原理本质上是相同的,因此下面以方位角 θ 测量为例,则:

$$\theta = 1/2(T - \Delta T) \cdot \alpha = \Phi - 1/2(T_2 - T_1 - T_0) \cdot \alpha \quad (1)$$

式中: $\Phi = \pm 62^\circ$,为波束扫描角度范围; $\alpha = 20^\circ/\text{ms}$,为波束扫描速度; $\Delta T = T_2 - T_1$,为往、返扫描脉冲时间间隔; T_1 为飞机接收到往扫描的时刻; T_2 为飞机接收到返扫描的时刻; T_0 为扫描间隙; T 为波束扫过跑道中心线的时间间隔,如下式:

$$T = 2(\Phi/\alpha) + T_0 \quad (2)$$

1.2 设计需求分析

微波着陆信号格式根据时分多路复用技术编排,其将方位角信号、仰角信号和数据字信号等置于同一信号格式里,各自占有相应的发射时隙。微波着陆信号工作频段为 5 031.0~5 090.7 MHz,分为 200 个信道,数据传输采用 DPSK 调制,调制节拍由一个 15.625 kHz 的时钟控制。综上所述,微波着陆信号模拟器设计需求如表 1 所示。

1.3 总体设计思路

以 FPGA 为基带数字信号处理核心,以 Lab Windows/CVI 和 ISE 为软件平台,设计了微波着陆信号模拟器。由于微波着陆信号采用 DPSK 调制^[13-15],主要通过“差分编

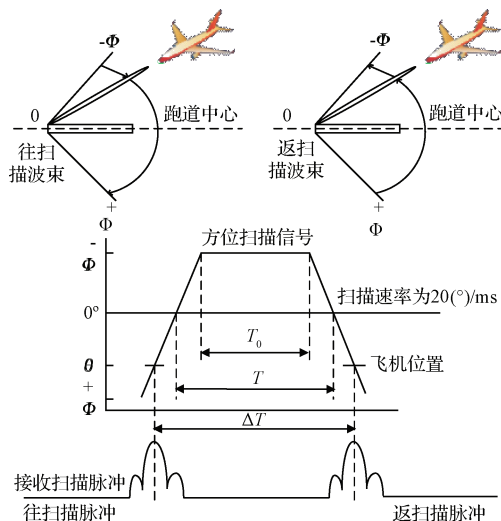


图 1 微波着陆系统测角原理

表 1 微波着陆信号模拟器设计需求

频率范围	5 031~5 091 MHz
信道数目	200 个
相邻信道间隔	0.3 MHz
方位角模拟范围	$\pm 40^\circ$
方位角分辨率	0.04°
方位角模拟精度	$\pm 0.05^\circ$
仰角模拟范围	$0^\circ \sim 20^\circ$
仰角分辨率	0.04°
仰角模拟精度	$\pm 0.05^\circ$
信号输出功率范围	-110~0 dBm
输出功率分辨率	1 dBm

码”与载波相乘的方式来实现,因此采用 FPGA 芯片合成符合微波着陆时序规范的“差分编码”与脉冲信号等基带数字信号,采用频率合成芯片 ADF4158 产生载波信号,最后将两者进行混频、滤波和程控衰减输出微波着陆信号,结构如图 2 所示。在 Lab Windows/CVI 平台上开发了上位机软件,通过上位机软件可直接调用各类信号功能模块,对模拟信号类型、模拟角度、信道和输出功率等进行设置,设置完毕后上位机将参数以控制字的形式通过串口发送给 FPGA。FPGA 根据接收到的上位机指令,合成所需的微波着陆基带数字信号,D/A 转换后直接与载波进行混频上变频为微波着陆射频信号。

1.4 硬件设计

FPGA 采用的是 XILINX 公司的 SPARTAN-6 系列的 XC6SLX9 芯片,其采用成熟的 45 nm 低功耗铜制技术制造,能够提供高效的双寄存器 6 输入查找表(LUT)逻辑和一系列丰富的内置系统级模块,内含 10 000 多个逻辑单元,最高工作时钟可达 500 MHz,具有很强的计算能力,

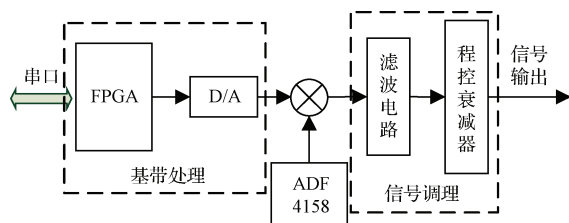


图2 信号模拟器设计原理框图原理

可以满足设计需求。

D/A转换电路的功能是将FPGA生成的数字信号转换成模拟信号,其核心是AD公司的AD9779芯片,一款16位数据位、高动态范围的D/A转换芯片,其提供的最高采样速率为1 GSPS,同时还具有将两路I、Q数字信号转换成4路I+、I-、Q+和Q-模拟信号的功能,便于进行IQ调制。

采用ADF4158芯片合成高频载波,其是一款具有调制和波形产生能力的6.1 GHz小数N分频频率合成器,包含25位固定模数,可在6.1 GHz下提供次赫兹频率分辨率。该器件内置一个小数插值器,能够实现可编程模数小数N分频。INT和FRAC寄存器可构成一个总N分频器。所有片内寄存器均通过简单的三线式SPI接口由FPGA对其进行控制。

2 FPGA 软件设计

2.1 信号合成方案

方位信号、仰角信号和数据字是采用时分多址方式在C波段发射的,所有要发射的内容由发射的引导码确定,并按一定的间隔和顺序周期地发射,引导码和数据字是以15.625 kHz时钟的节拍按DPSK方式调制。基带信号合成过程:首先采用Verilog HDL语言编写合成MLS的各类信号的功能模块,然后按照上位机的参数设置和微波着陆信号流的格式统一安排好各种信号发射的时隙,最后在时序控制单元的控制下逐一地发送给D/A转换器,信号生成框架如图3所示。

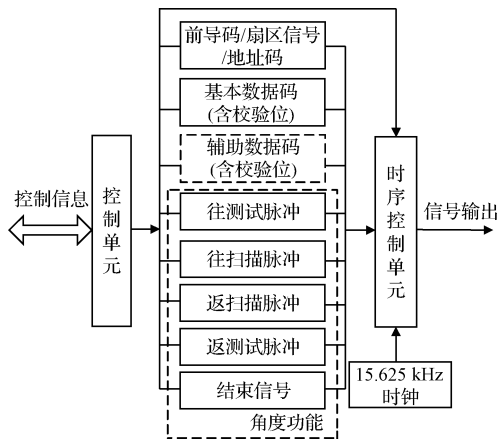


图3 信号合成原理

发射时隙的控制:根据上位机设置的信号模拟类型来选择相应的时序控制方式,设计了一个计时周期为615 ms的计时器,计时器既可以实现各种MLS功能信号的计时,也能实现一个MLS信号流最大全周期的计时,可满足各类MLS信号的模拟,在该周期内按照信号的格式逐一发射各种码型和脉冲信号。计时器时钟取100 MHz,则计时精度高达10 ns,完全满足需求。

2.2 DPSK 调制和脉冲的生成

1) DPSK 调制的实现

微波着陆信号的所有数字码都采用DPSK调制,DPSK调制利用相邻两个码元调制载波的相位差来传递信息的,相位差 180° 表示码元“1”,相位差 0° 表示码元“0”。由于DPSK调制的两个相邻码元之间载波的相位差只有 180° 和 0° 两种,因此可以通过载波与正、负电平相乘来实现,如图4所示。DPSK调制的数学表达式为:

$$\mu = d(t) \cdot \sin(\omega_c t) \quad (3)$$

式中: $\sin(\omega_c t)$ 为载波信号; $d(t)$ 为差分编码 d_k 所对应的电平,当 d_k 为1时 $d(t)$ 取+1,然后根据 d_k 为0时 $d(t)$ 取-1,其中 d_k 可由下式计算得出:

$$d_k = b_k \oplus d_{k-1} \quad (4)$$

式中: $\oplus$ 表示异或运算; b_k 为当前的原数字编码,取1或0; d_{k-1} 为前一个差分编码,取1或0。

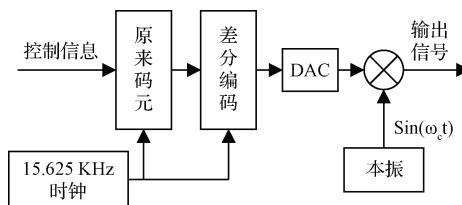


图4 DPSK 调制原理

因此DPSK调制首先由控制信息生成原MLS的数字编码(每个码元占 $64 \mu s$),然后将当前数字编码与前一个差分编码做“异或”运算得到当前电平,最后D/A转换后输出与载波进行混频。

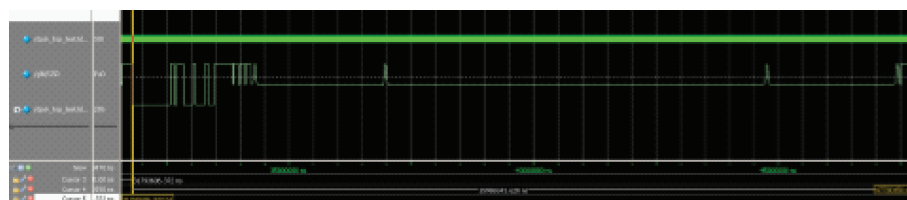
2) 脉冲信号的合成

脉冲信号采用DDS技术合成,利用Xilinx公司开发的ROM Compiler核来进行设计,首先利用MATLAB工具对脉冲波形进行取样,将取样值转化为0~255范围内的整数,然后将其初始化写入ROM IP核中,并控制地址位随时钟不断地自加1,最后FPGA在时钟上升沿不断读出ROM中地址位所对应的数据便可以输出完整的脉冲信号。其中ROM的容量为4 Kbit,可存储512个8位二进制数,ROM IP核的时钟取50 MHz。微波着陆信号的脉冲主要分为测试脉冲和扫描脉冲两类,测试脉冲包括往、返测试脉冲,分别在往扫描开始前与返扫描结束后发射,用作接收机检测时基精度的参考;扫描脉冲包括往、返扫描脉冲,分别在往、返扫描段出现,用于测角。由于测试脉冲和扫描脉冲的形状不同,因此需要用到两个ROM Compiler核。

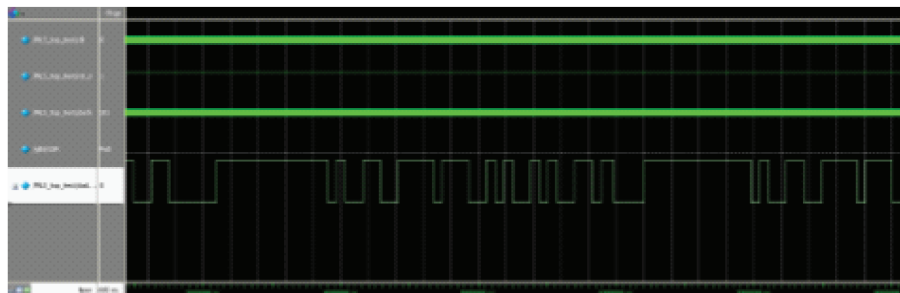
2.3 各类信号的基带模拟

结合微波着陆信号的标准格式开发了各类 MLS 信号的功能模块,采用 Modelsim 软件分别对方位制导信号(设

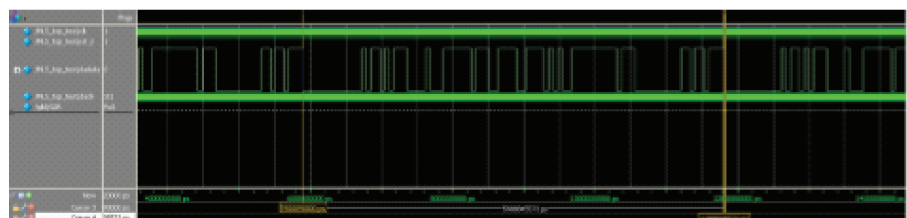
置模拟方位角为 10°)、基本数据字 1 信号和辅助数据字 A1 信号进行仿真,其对应基带数字信号分别如图 5 中的 (a)、(b)和(c)所示。



(a) 方位制导信号仿真波形



(b) 基本数据字1信号仿真波形



(c) 辅助数据字A1信号仿真波形

图 5 MLS 信号仿真

3 上位机软件设计

微波着陆信号模拟器总共能实现 13 种信号的模拟功能,包括方位信号、反方位信号、拉平信号、仰角信号、基本数据字信号、辅助数据字信号、方位全功能序列 1 信号、方位全功能序列 2 信号、高速方位全功能序列 1 信号、高速方位全功能序列 2 信号、方位全信号周期信号和高速方位全信号周期信号。需要说明的是后 6 种信号是由前 7 种信号按照不同顺序组合而成。如图 6 所示,在 Lab Windows/CVI 平台上设计了上位机软件,用来对微波着陆信号模拟器的参数进行设置。开发了一个人机界面友好的程序面板,可在上面选择模拟信号的类型并对相应参数的进行设置,用户可在规定范围内进行设置,当超出范围时将发出警告,参数需重新输入,当输入有效时,参数设置值将被转化为 FPGA 实际需要的控制字并发送出去,程序流程图如图 7 所示。

4 实验验证

在上位机面板上分别选择方位信号模拟、仰角信号模

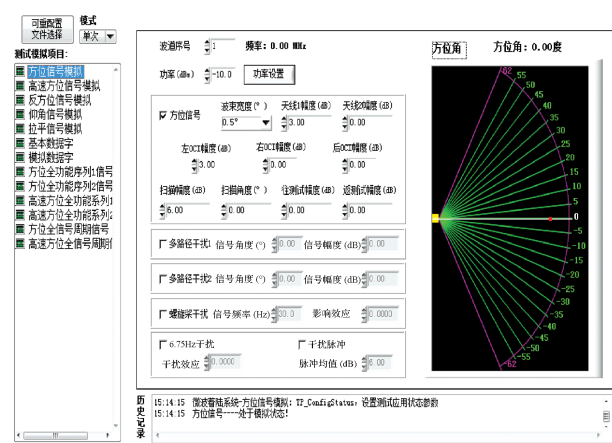


图 6 信号模拟器上位机程序面板

拟和拉平信号模拟,波道选择 15(工作频率 5 035.2 MHz),输出功率取 -10 dBm,模拟角度分别设置为 10° 、 20° 和 5° ,然后分别将微波着陆信号模拟器输出的角度制导功能信号接入示波器,测得往返扫描脉冲的时间差结果分别如图 8 中的(a)~(c)所示,在此基础上由式(1)~(2)计算得

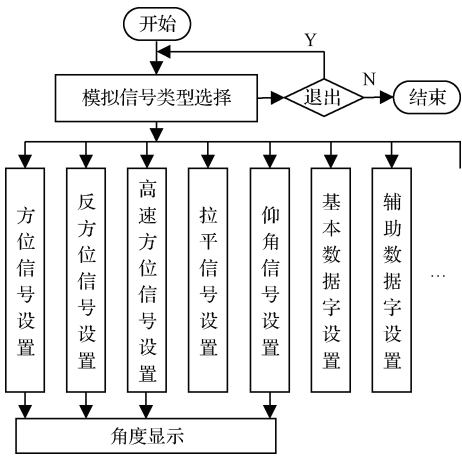
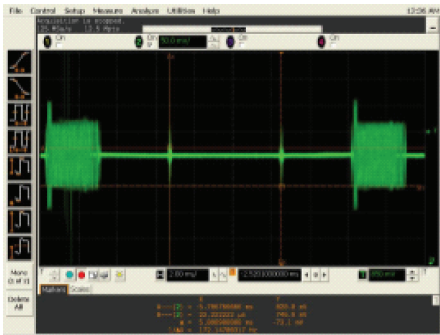


图7 信号模拟器上位机程序流程

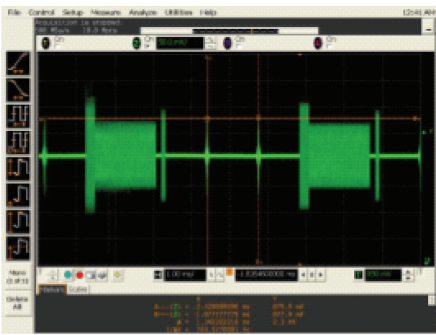
到模拟角度值如表2所示,符合设计要求。采用频谱仪测得方位模拟信号的频率值为5 035.2 MHz、功率值为-10.26 dBm,如图8中的(d)所示,与设置值相符且精度也达到了设计要求。

表2 模拟角度误差表

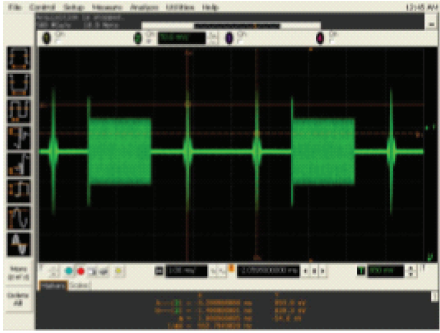
项目	方位信号	仰角信号	拉平信号
设置的模拟角度/(°)	10	20	5
0°的时间差/ms	6.8	3.35	2.30
测得的时间差/ms	5.804	1.345	1.803
计算得到模拟角度/(°)	9.96	20.05	5.03
角度模拟误差/(°)	0.04	0.05	0.03



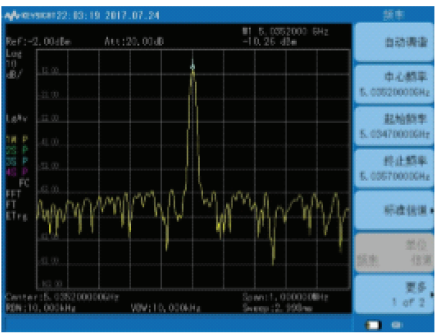
(a) 方位制导信号



(b) 仰角制导信号



(c) 拉平制导信号



(d) 方位制导信号的频谱图

图8 MLS模拟信号测试结果

5 结论

针对微波着陆设备检测不够灵活的问题,提出了一种微波着陆信号模拟器的设计方法。利用FPGA高效、灵活的数字信号处理能力,编写时序控制复杂的各类MLS功能信号模块。并在LabWindows/CVI平台上开发了上位机软件,在上位机的控制下可方便、灵活地模拟合成所需的各类MLS信号。采用示波器和频谱仪对MLS的各种模拟信号进行测试,实验结果表明:该塔康信号模拟器实现了对方位信号、仰角信号和拉平信号等的模拟,且模拟精度、频率精度和输出功率都能满足设计需求。综上可

知该微波着陆信号模拟器在满足测试需求的同时具有很大的灵活性。

参考文献

- [1] 陈高平,邓勇. 航空无线电导航原理[M]. 北京:国防工业出版社,2008.
- [2] 陈迪,刘旺锁,姚直象. 基于DDS的声响信号发生器设计与实现[J]. 国外电子测量技术,2012,31(5):74-76,84.
- [3] 陈科,叶建芳,马三涵. 基于DDS+PLL技术频率合成器的设计与实现[J]. 国外电子测量技术,2010,

- 29(4):43-47.
- [4] 魏岳伦,岳庆英,齐庆堃,等.基于 Nios II 的 DDS 函数信号发生器[J].国外电子测量技术,2016,35(7):13-16.
- [5] 牛强军,徐其东,贾德宇.机载着陆设备信号模拟器的研制[J].通信技术,2010,43(10):40-42.
- [6] 彭雪梅.微波着陆系统信号模拟器的研究[D].西安:西安电子科技大学,2008.
- [7] 苏鹏达.微波着陆系统模拟信号的研究及 FPGA 实现[D].西安:西安电子科技大学,2014.
- [8] 邓耀华,吴黎明,张力锴,等.基于 FPGA 的双 DDS 任意波发生器设计与杂散噪声抑制方法[J].仪器仪表学报,2009,30(11):2255-2261.
- [9] 蒋涛,唐宗熙,张彪.一种基于 DDS+PLL 结构的频率合成器的设计[J].电子测量与仪器学报,2009,23(10):91-95.
- [10] 李胜寅,刘祖深,赵颖.基于 DDS 和外差混频的频率合成器的设计[J].电子测量技术,2013,36(4):121-124.
- [11] 周研,刘祖深.基于双 DDS 跳变的捷变频率发生器的设计[J].电子测量与仪器学报,2010,24(6):590-594.
- [12] 王伟,张斌.微波着陆系统信号模拟器设计[J].电讯技术,2011,51(7):118-121.
- [13] 籍飞月,郑羽. DPSK 数字调制系统的设计与实现[J].计算机技术与发展,2013,23(9):155-157,161.
- [14] 孙海丹.数字化 DPSK 调制解调器的研究[J].科学技术与工程,2006(14):2138-2141.
- [15] 赵叶星,韦志棉.基于 FPGA 的 DPSK 调制解调器的全数字实现[J].无线电工程,2007(10):21-22.

作者简介

唐曦,1992 年出生,硕士研究生,主要研究方向为自动测试系统。

E-mail:910073134@qq.com。

李文海,1969 年出生,博士生导师,主要研究方向为自动测试系统集成。

E-mail:ythylwh@vip.163.com。