

基于 FPGA 的增量式编码器细分方法的研究

黄雍阔¹ 洪占勇¹ 文长明²

(1. 合肥工业大学工业与装备技术研究院 合肥 230009; 2. 中工科安科技有限公司 合肥 230031)

摘要:为了精简增量式编码器信号处理系统的外围电路和实现在不增加编码器物理刻线的前提下提高编码器的分辨力和细分精度,提出一种基于 FPGA 的电子学细分方案,该方案可以获得较高分辨力和精度的编码器位置信息,且易于针对现场情况进行逻辑修改。该方案利用 FPGA 搭建细分方法所需要的各个模块,使用 Modelsim 软件进行仿真,并利用 DA 模块和示波器对该方案的数据进行验证分析。实验结果表明在编码器机械细分的基础上,该方案可以对信号进行 120 次细分,将增量式编码器分辨力提高至 3",并且可以将细分之后的机械角度精确至以度为单位的小数点后 5 位即 10^{-5} 。

关键词:增量式编码器;FPGA;细分方法

中图分类号: TN402 **文献标识码:** A **国家标准学科分类代码:** 510.20

Research of incremental encoder subdivision method based on FPGA

Huang Yongkang¹ Hong Zhanyong¹ Wen Changming²

(1. Institute of Industrial and Equipment Technology, Hefei University of Technology, Hefei 230009, China;

2. China Industry Science Security Technology Co., Ltd., Hefei 230031, China)

Abstract: In order to streamline the periphery of the signal processing system of incremental encoder circuit and implementation without any increase in the encoder physical scribed line on the premise of improving the resolution of encoder and the subdivision accuracy, putting forward a kind of electronics subdivision scheme based on FPGA, this scheme obtaining high resolution and precision of the encoder position information, easy to make logical changes according to field condition. This scheme using FPGA to build subdivision methods required for each module, Modelsim software for simulation, DA module and oscilloscope to verify the data of the program. On the basis of the experimental results show that mechanical subdivision in the encoder, the scheme can be 120 times the signal subdivision, the incremental encoder resolution up to 3", and can be, that is 10^{-5} , subdivided after mechanical Angle precisely to five decimal places for the unit.

Keywords: incremental encoder; FPGA; subdivision method

0 引言

增量式编码器是许多传感器和自动控制系统的重要部件,可用来精确测量角位移、角速度、角加速度及其他物理量^[1]。近年来在研究和应用方面,不断有所创新和发展。在军事、航天、机器人工业、医学和生物工程等领域的精密测量与控制设备中得到了广泛应用^[2]。目前常用的是光电旋转编码器,其结构简单、分辨力高、精度高、易形成绝对代码^[3]。与其他系统相比,在提高动态特性方面,光电旋转编码器输出正余弦波形的 A 通道和 B 通道反馈,通过硬件或软件方法求其相应的角度^[4]。

在实际应用中,选择和设计高精度的光电编码器固然

重要,但后续对光电编码器输出脉冲的处理也是不容忽视的,而在后续处理中,细码的细分是获取高精度、高分辨率位置信息的关键环节^[5-7]。现有的提高光电编码器分辨力的方法分为光学细分、时空坐标转换法和电子学细分 3 大类,其中光学细分需要提高编码器的刻线密度来提高光电编码器分辨率,这已经变的越来越困难^[8]。而电子学细分方法具有精度高,易于实现测量和数据处理过程的自动化等优点,因此电子学细分方法是实现不增加编码器处理电路体积的前提下提高分辨力的最有效途径^[9]。常用的电子学细分技术有电路实现和编程实现两条路线,即硬件方法和软件方法。硬件方法需要较为繁杂的硬件电路并且难于修改,一旦错误就需要重新设计。而软件方法就可以

克服这些问题。软件细分是采用高速单片机、DSP(数字信号处理)、FPGA(现场可编程门阵列)等高速数字处理器件,结合细分算法实现。

本文设计了基于FPGA的光电编码器细分方法。首先,基于FPGA硬件逻辑编程可以将部分外围电路烧录进去从而达到精简电路的目的。另外,FPGA的可编程性可以使其方便修改,可以在实现高分辨率的情况下根据现场情况进行调整。并且利用FPGA对数据小数位数进行调整,可以达到较高的精度。最后,FPGA相比单片机计算时间来说,计算速度有了很大提高,大大节省了数据的计算时间^[10]。

1 增量式编码器原理

增量式光电编码器的特点是每产生一个输出脉冲信号就对应于一个增量位移,但不能得到输出轴转动的绝对位置信息^[11]。增量式光电编码器能够产生与位移增量等值的脉冲信号,提供一种对连续位移量离散化或增量化以及位移变化的传感方法,是相对于某个基准点的相对位置增量。

光电编码器头部电路主要由发光元件、码盘、狭缝和接收元件构成,如图1所示。其圆光栅码盘由指示光栅盘和测量光栅盘组成。两个光栅盘相对运动产生了相位差为 90° ,周期为 T 的正余弦莫尔条纹信号。周期 T 会随着转速的变化而变化。编码器接收元件通过读数头接收此正余弦信号。一般的接收元件为双头或四头。本方案采用双读数头,输出相位差为 90° 的莫尔条纹信号 A 和 B 。为消除轴系晃动及光栅盘偏心所造成的误差,通常采用对径模拟量相加的方法^[12-13],即在码盘对径位置增加一对读数头,输出莫尔信号 A' 和 B' 。即可以输出两路差分信号: A 和 A' 、 B 和 B' 。

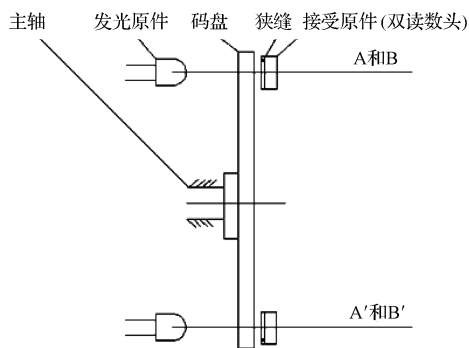


图1 编码器原理

2 细分方法及其FPGA逻辑设计

2.1 细分方法

上述两路差分信号经过处理可以获得 A 、 B 两相相位差为 90° 的莫尔条纹信号可以表示为:

$$U_A = U \sin \theta \quad (1)$$

$$U_B = U \sin(\theta + \pi/2) = U \cos \theta \quad (2)$$

式中: U 为信号幅值, θ 为莫尔条纹信号的相位角。该方案就是以上述 A 、 B 两相信号为基础。经过四倍频和精码细分获得所需的实时机械角。其计算公式为:

$$\lambda = \frac{360^\circ}{4N} \times \left(Z + \frac{2\beta}{\pi} \right) \quad (3)$$

式中: λ 为最终的实时机械角, N 为编码器的物理刻线数, Z 为四倍频之后周期信号的周期数, β 为不足一个周期的小数部分。为了获得更加精确的机械角度 λ ,需要对 β 进行细分。电子学细分就是对精码信号进行细分以获得更高的分辨力和精度。

A 、 B 两路信号的相位差为 90° ,那么在同一象限内两路信号的符号就不一定相同。根据两路信号乘积的正负符号来对除第一象限以外的3个象限的相角进行校正,使得其相角变化均与第一象限相同。之后利用FPGA搭建矫正模块和CORDIC(coordinate rotation digital computer)算法模块来获得实时的电角度 β 。利用FPGA的高速数据处理和高位宽来实现高分辨力和高精度的信号细分。

两路正余弦信号经过矫正之后,再利用CORDIC算法反正切来计算实时的电角度。其修正结果为:

$$\theta = \begin{cases} \arctan\left(\frac{|U_A|}{|U_B|}\right) & U_A \cdot U_B > 0 \\ \frac{\pi}{2} - \arctan\left(\frac{|U_A|}{|U_B|}\right) & U_A \cdot U_B < 0 \end{cases} \quad (4)$$

经过修正之后的逻辑分析如图2所示。

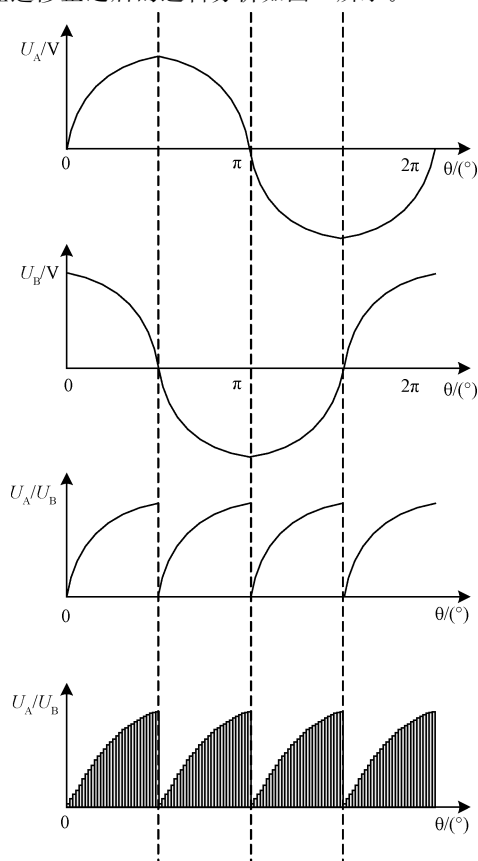


图2 细分方法的逻辑分析

2.2 CORDIC 算法原理及其 FPGA 实现方式

VOLDER 于 1959 年首次提出 CORDIC 算法,即坐标旋转数字计算方法^[14]。由于利用基本的加减和移位运算来代替乘法运算,使得矢量的旋转和定向的计算不再需要三角函数、乘法、开方、反三角、指数等函数。

CORDIC 算法最初是为实现矢量旋转而设计的,设起点坐标为 $q_0 = (x, y)$,经过 α 角的旋转,得到终点坐标,设为 $q_0 = (x', y')$,如图 3 所示。

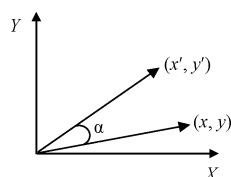


图 3 CORDIC 矢量旋转

由此可以得到经过旋转之后的矢量坐标:

$$x' = x \cdot \cos\alpha - y \cdot \sin\alpha \quad (5)$$

$$y' = x \cdot \sin\alpha + y \cdot \cos\alpha \quad (6)$$

CORDIC 算法还可以实现矢量的连续 n 次小角度旋转,每次旋转的角度记为 $\text{atan}(2^{-i})$,称为微旋转。第 $i+1$ 次旋转的结果可根据第 i 次旋转的结果得到:

$$x_{i+1} = x_i - k_i y_i 2^{-i} \quad (7)$$

$$y_{i+1} = y_i + k_i x_i 2^{-i} \quad (8)$$

$$\alpha_{i+1} = \alpha_i + k_i \times \text{atan}(2^{-i}) \quad (9)$$

式中: $k_i = \pm 1, i=0, 1, \dots, n$ 。

每次旋转都可以用简单的移位和加减法操作实现,通过递推,可以得到第 n 次旋转的结果为:

$$x' = \prod_{i=1}^n \cos(\text{atan}(2^{-i})) (x_i - k_i y_i 2^{-i}) \quad (10)$$

$$y' = \prod_{i=1}^n \cos(\text{atan}(2^{-i})) (y_i + k_i x_i 2^{-i}) \quad (11)$$

$$\alpha' = \sum_{i=1}^n \alpha - (k_i \text{atan}(2^{-i})) \quad (12)$$

在 FPGA 中,CORDIC IP 核能够实现的功能包括:直角坐标和极坐标之间的转换,解三角方程,解双曲线方程,求平方根。其实现结构有两种:1)单时钟数据吞吐的全并行结构,代价是逻辑资源消耗较大;2)多时钟数据吞吐的串行实现结构,占用的逻辑资源较少。

如果将 CORDIC IP 核功能配置选择为 $\arctan$ 时,旋转输入矢量 (X, Y) 直到 Y 分量为 0,得到输出角度 $\text{atan}(Y/X)$ 。其中的 X 和 Y 的输入要求范围为 $[-1, 1]$ 。因此,需要将数据调整到所要求的范围^[15]。经过 CORDIC IP 核处理之后可以得到旋转角度的弧度值,其输出格式为拥有一位符号位和一位整数位。小数位的确定需要根据实际应用中精度的要求来进行自行确定。

2.3 方案 FPGA 模块搭建

根据上面所述方法,首先利用高速的 A/D 采样芯片将所需要的数据进行采样,获得两路数据信号。也就是该

方案计算所需要的 Y 和 X 。数据进入后首先对其正负值进行判断并对其进行取绝对值。然后对取绝对值的数据进行处理,使其满足 CORDIC 模块的输入数据格式。这里可以获得角度值,之后利用绝对值模块的控制信号对角度进行修正。修正之后可以利用后续处理模块将电角度值转换为机械角度值。利用 Verilog 语言对其进行实现,部分 FPGA 搭建的原理电路如图 4 所示。

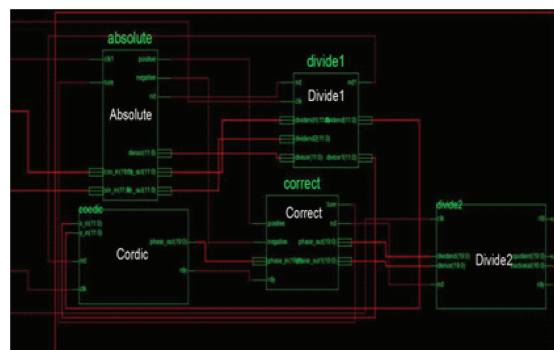


图 4 FPGA 部分模块

3 实验研究

3.1 电路仿真结果及实验测试分析

利用 Modelsim 软件对上述 FPGA 搭建的原理图进行仿真实验,仿真结果如图 5 所示,仿真过程中输入信号 A、B 的频率均为 60 kHz,幅值为 5 V,最终输出经过反正切和矫正之后的相角,从图 5 中可以看出,在 2π 的完整周期内完成了 120 次细分。

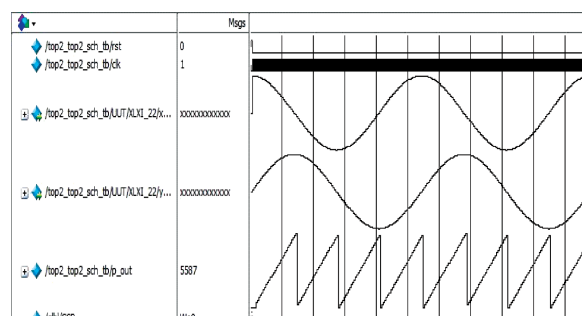


图 5 Modelsim 仿真图形

依据该方案,以 Spartan-6 开发板为核心对整体实验模块进行了搭建,如图 6 所示。

将 Verilog 程序加载进核心板,获得结果数据。之后利用 Spartan-6 开发板和 D/A 模块对结果数据在示波器上进行了显示。由于实验所用的 D/A 模块设置所限,因此所显示的为负值结果。显示结果如图 7 所示。

3.2 分辨力和精度分析

编码器的分辨力,是指编码器可读取并输出的最小角度变化,对应的参数有:每转刻线数、每转脉冲数、最小步距、位等。

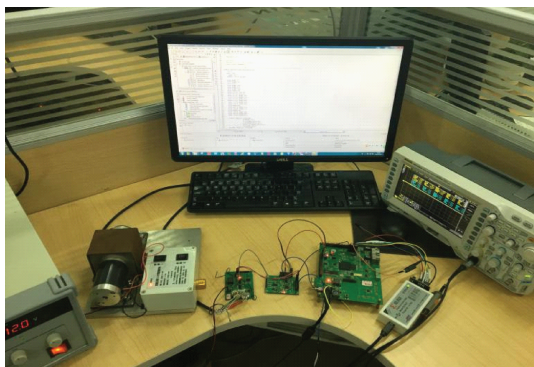


图6 整体实验模块



图7 示波器显示结果

本实验以机械刻线为 2048 线的编码器为例来计算,那么在原有的机械刻线基础先进行经典四倍频处理,之后再利用 FPGA 的高速性对每个象限进行 30 次细分,最终对每个脉冲进行了 120 次细分。对每个脉冲数所对应的机械角度进行计算:

$$\lambda = \frac{360 \cdot 3600}{N \cdot n_1 \cdot n_2} = \frac{360 \cdot 3600}{2048 \cdot 120} = 6'' \quad (13)$$

式中: N 为每旋转一圈输出脉冲数; n_1 为四倍频; n_2 为每个象限的细分次数。

观察公式,步距可以精确到 $\pm 3''$ 。并且可以想到,如果在机械刻线技术允许的情况下,分辨率还可以有更大的提高。

编码器的精度,是指编码器输出的信号数据对测量的真实角度的准确度。本实验中经过 30 次细分之后对应的机械角度为:

$$5.273\ 44'' = \frac{360}{2048 \cdot 4} \cdot \frac{\alpha}{90} = 0.001\ 464\ 84'' \quad (14)$$

之后可以推出电角度为 $\alpha = 3.000\ 00^\circ$ 。在 FPGA 中,因为获得的为弧度值。那么将经过转换所得的相角弧度的小数位设置为 17 位,即可以将电角度的弧度值精确到小数点的后 4 位。这样就可以保证所获得的电角度精确到小数点的后 5 位。

4 结 论

文中研究了基于 FPGA 的增量式编码器的细分方法,在不增加编码器物理刻线的前提下,可以实现对精码部分

120 次细分。并且利用 FPGA 可以精简外围的电路,使得仅需要滤波以及 AD 采样即可实现编码器的电子学细分。并且可以根据现场实际情况进行修改,以满足所需分辨率。实验结果表明,利用文中的方法,可以使得编码器的分辨率提高到 $3''$ 。并且利用 FPGA 的位宽调节可以保证所获得的电角度精确至小数点的后 5 位。文中设计的方案拥有高分辨力和高精度,并且电路简单,且使用灵活,可以根据实际情况来调节精度。

参 考 文 献

- [1] 冯英翹,万秋华,孙莹,等. 小型光电编码器的高分辨率细分技术[J]. 红外与激光工程, 2013, 42(7): 1825-1829.
- [2] 姜义. 光电编码器的原理与应用[J]. 机床电器, 2010(2): 25-28.
- [3] 于海,万秋华,杜颖财,等. 编码器动态特性检测高速数据传输系统[J]. 国外电子测量技术, 2013, 32(7): 49-52.
- [4] 周雪连,胥布工,郭国坤. 正余弦编码器细分技术研究[J]. 现代电子技术, 2012, 35(3): 164-166.
- [5] 钱伟康,张成爽,谢凯年. 基于 FPGA 的光电编码器信号处理方法[J]. 测控技术, 2010, 29(12): 44-47.
- [6] 刘杨,吕恒毅,谭立国,等. 光电编码器信号处理技术的研究进展[J]. 自动化仪表, 2011, 32(3): 16-20.
- [7] 王显军,吴庆林. 光电编码器的应用——细分原理[J]. 光机电信息, 2011, 28(5): 1-5.
- [8] 陶仁浩,罗福源. 基于 DSP 和 FPGA 提高增量式光电编码器精度的研究[J]. 机械与电子, 2012(4): 25-28.
- [9] 冯英翹,万秋华. 小型光电编码器细分误差校正方法[J]. 仪器仪表学报, 2013, 34(6): 1374-1379.
- [10] 赵长海,万秋华,梁立辉,等. 小型高精度航天级光电编码器[J]. 电子测量与仪器学报, 2015, 29(8): 1224-1230.
- [11] 李君,张波,刘品宽,等. 基于 FPGA 的增量式编码器接口电路的设计[J]. 机电一体化, 2012, 19(2): 58-61.
- [12] 韩念琛,薛应芳,秦将. 增量式编码器输出信号细分方法研究[J]. 太原理工大学学报, 2011, 42(1): 51-54.
- [13] 杨守旺,梁立辉,王树洁. 高速高可靠性光电轴角编码器设计[J]. 电子测量技术, 2014, 37(9): 113-116.
- [14] 周雪连,胥布工,郭国坤. 正余弦编码器细分技术研究[J]. 现代电子技术, 2012, 35(3): 164-166.
- [15] 刘东华. Xilinx 系列 FPGA 芯片 IP 核详解[M]. 北京: 电子工业出版社, 2013.

作 者 简 介

黄雍阔, 1992 年出生, 在读硕士研究生, 主要研究方向为机器视觉与光电检测技术。

E-mail: 765404749@qq.com